

المعالجات الصغيرة و لغة التجميع

محاضرة 2

مقدمة في المعالجات الصغيرة

د. فادي متوج

- **Bit**: يسمى رقم من الرقم الثنائي أو الرمز بالبت.
- **Byte**: يسمى الرقم أو الرمز الثنائي المكون من 8 بتات (8 أرقام) بايت.
- **Word**: يسمى الرقم الثنائي أو الرمز المكون من 16 بت (16 خانة) كلمة.
- **Double Word**: يسمى الرقم أو الرمز الثنائي المكون من 32 بت (32 رقمًا) كلمة مزدوجة.
- **Multiple Word**: تسمى الأرقام الثنائية أو الرموز المكونة من 64 ، 128 ، ... بت كلمات متعددة.



جامعة
المنارة

المصطلحات المستخدمة في دراسة المعالجات الصغيرة

• **Data**: الكمية (الرقم / الكود الثنائي) التي يتم العمل عليها بواسطة تعليمات برنامج تسمى البيانات. يتم تحديد حجم البيانات على شكل بت ، بايت ، كلمة ، إلخ.

• **Address**: العنوان هو رقم تعريف ثنائي لمواقع الذاكرة. يستخدم المعالج **8086** عنوان ذاكرة ب **20 بت**.

• **Memory Word Size**: حجم كلمة الذاكرة أو قابلية العنوان هو حجم المعلومات الثنائية التي يمكن تخزينها في

موقع ذاكرة ما . حجم كلمة ذاكرة النظام المستند إلى معالج **8086** هو **8 بت**.

• يتم تمثيل أكواد العنوان والبرنامج في نظام المعالجات الصغيرة بالنظام الثنائي (أي كمزيج من "0" و "1").

• باستخدام n-bit ، يمكننا إنشاء 2^n رموز أو عناوين ثنائية مختلفة.

• **Microprocessor**: المعالج الصغير هو IC يجلب (من الذاكرة) ويفك تشفير وينفذ التعليمات. الكتل الوظيفية

الأساسية للمعالج الصغير هي ALU (وحدة الحساب و المنطق) ، مجموعة من المسجلات ووحدة تحكم. يتم تمييز

المعالج الصغير بحجم البيانات التي يمكن أن تعمل عليها وحدة ALU الخاصة بالمعالج. يحتوي المعالج **8086** على ALU

ب **16 بت** حيث يطلق عليه معالج 16 بت. يحتوي المعالج 80486 على ALU ب 32 بت ، حيث يطلق عليه معالج 32 بت.

• **Bus**: الناقل هو مجموعة من الخطوط الموصلة التي تنقل البيانات والعنوان وإشارات التحكم.

■ يمكن تصنيف النواقل إلى ناقل البيانات ، ناقل العنوان ، ناقل التحكم.

• تسمى مجموعة خطوط التوصيل التي تحمل البيانات ناقل البيانات **Data Bus**

• تسمى مجموعة خطوط التوصيل التي تحمل العنوان ناقل العنوان **Address Bus**

• تسمى مجموعة الخطوط الموصلة التي تحمل إشارات التحكم ناقل التحكم **Control Bus**

• **CPU Bus**: تسمى مجموعة خطوط التوصيل المتصلة مباشرة بالمعالج الصغير ناقل وحدة المعالجة المركزية CPU Bus. في ناقل وحدة المعالجة المركزية، يتم إسناد أكثر من وظيفة لنفس خط النقل، أي يتم تمرير أكثر من إشارة واحدة عبر نفس الخط ولكن في أوقات مختلفة.

• **System Bus**: تسمى مجموعة خطوط التوصيل التي تحمل إشارات البيانات والعنوان والتحكم في نظام الحواسيب "ناقل النظام" System Bus. لا يُسمح بتعدد الوظائف في ناقل النظام.

• في الأنظمة القائمة على المعالجات الصغيرة، يتم إرسال كل بت من المعلومات (البيانات / العنوان / إشارة التحكم) عبر خط توصيل منفصل. نظرًا للقيود العملية و التكنولوجية، قد يوفر مصنعو المعالجات الصغيرة أرجل متعددة الوظائف Multiplexed Pins، أي يتم استخدام نفس الرجل أو الخط لأكثر من وظيفة واحدة. على سبيل المثال، في معالج 8086، يتم إرسال العنوان والبيانات من خلال نفس الخطوط ولكن في أزمنة مختلفة.

• **Clock**: نبضات الساعة عبارة عن موجة مربعة تُستخدم لمزامنة العناصر المختلفة في المعالج الصغير وفي النظام ككل .

- يتطلب كل نظام معالج صغير نبضات ساعة لعمله.
- يتم قياس الزمن الذي يستغرقه المعالج الصغير لتنفيذ تعليمات أو برنامج فقط بدلالة زمن دور نبضات الساعة الخاصة به.



• **Tristate Logic**: تستخدم جميع العناصر المستخدمة في النظام المعتمد على المعالجات الصغيرة تقريبًا المنطق ثلاثي الحالة .

• في العناصر ذات المنطق ثلاثي الحالة، تتوفر ثلاثة مستويات منطقية: حالة **High** وحالة **Low** وحالة مقاومة عالية **High Impedance**

• حالات المستوى **High** والمستوى **Low** هي مستويات منطقية عادية للبيانات والعناوين و إشارات التحكم.

• حالة المقاومة العالية **High impedance** هي حالة دائرة كهربائية مفتوحة. يتم توفير حالة الممانعة العالية للحفاظ على العنصر معزولًا كهربائيًا عن النظام.

• عادةً ما تظل العناصر ثلاثية الحالة في حالة مقاومة عالية وتكون أرجلها متصلة فعليًا في ناقل النظام ولكنها معزولة كهربائيًا.

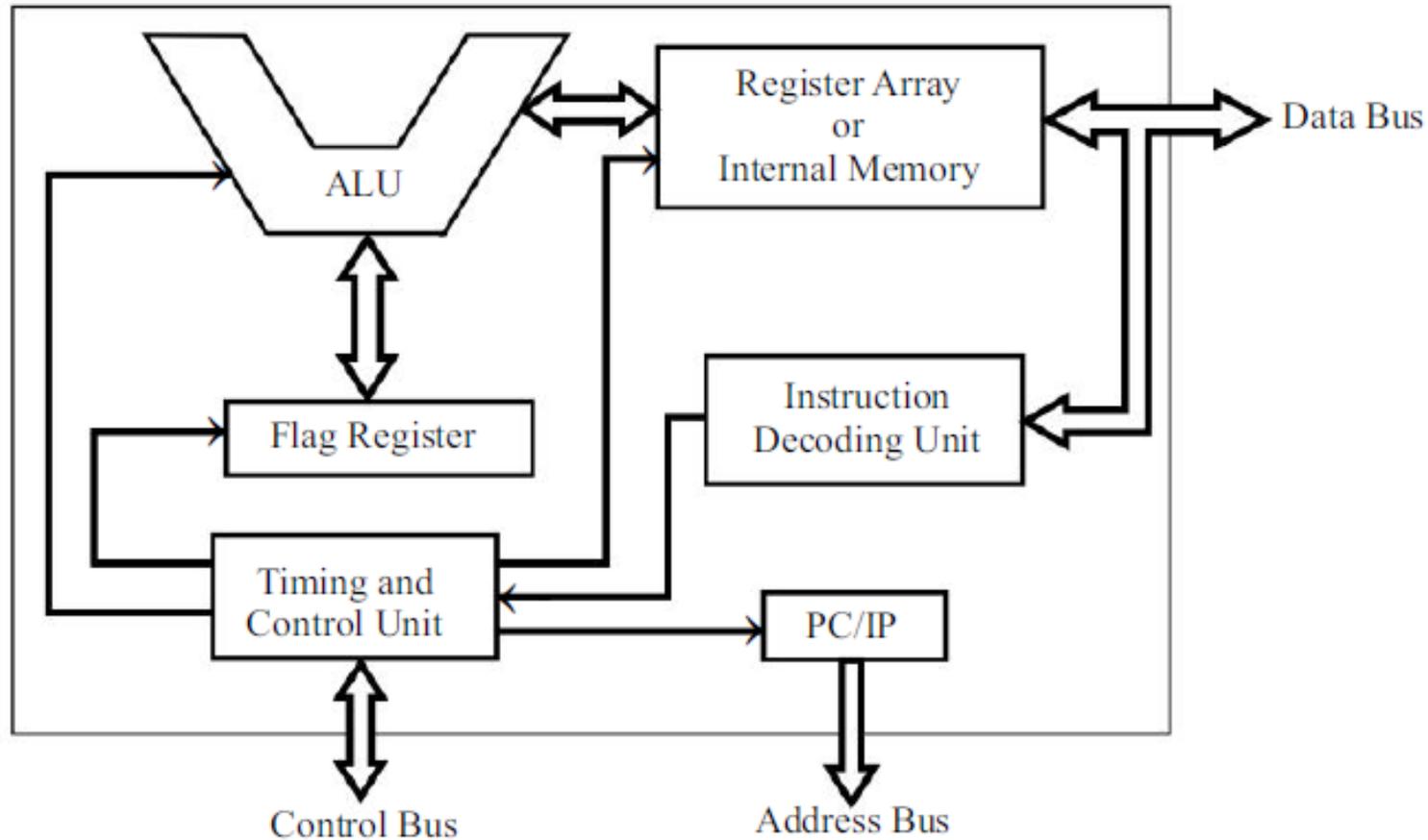
• في حالة المقاومة العالية، لا يمكن لهذه العناصر استقبال أو إرسال أي إشارة أو معلومات.

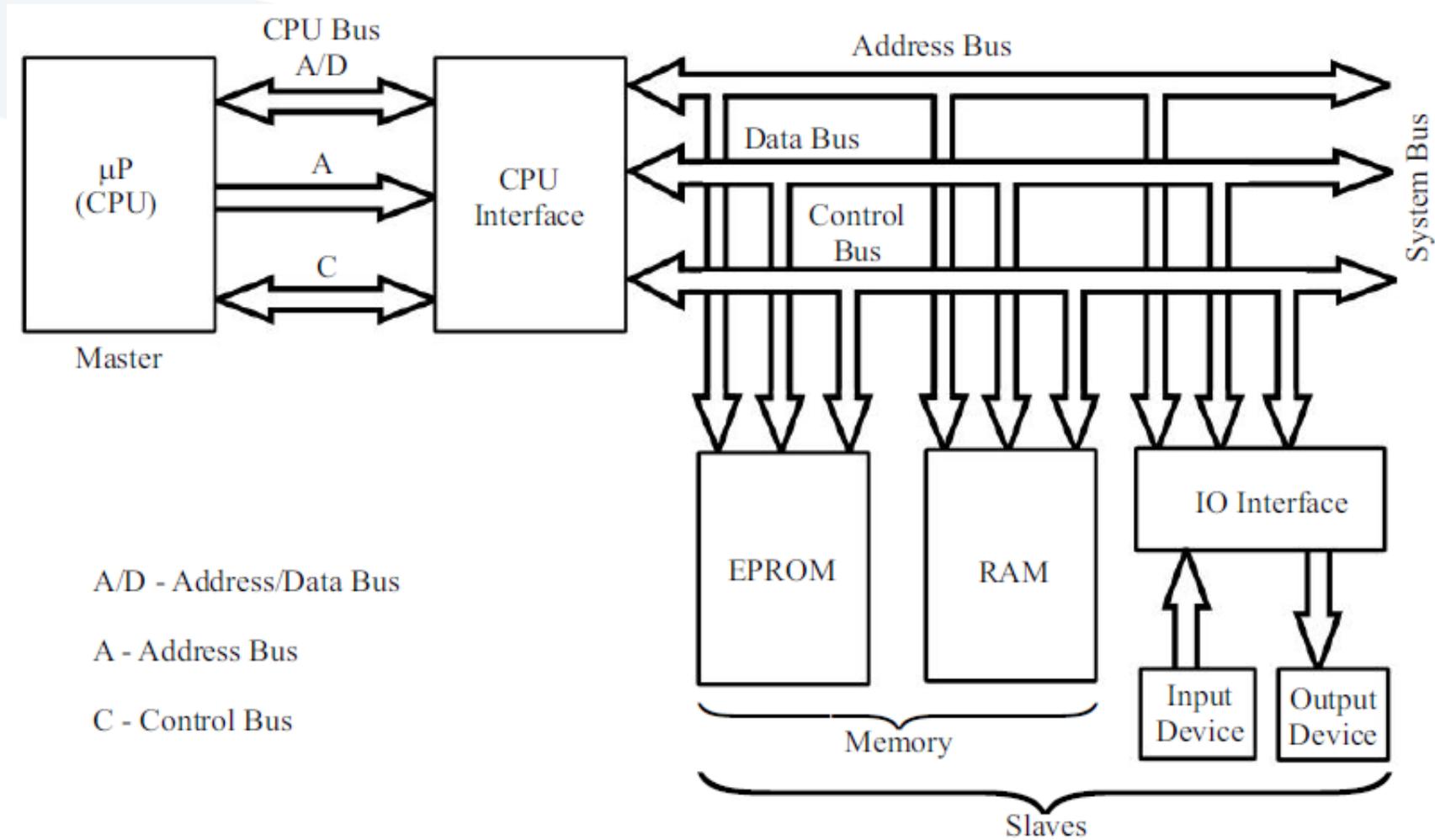
• يتم تزويد هذه العناصر برجل **Chip Select / Enable**. عندما يتم تأكيد الإشارة في هذه الرجل على المستوى المنطقي الصحيح ، فإنها تخرج من حالة مقاومة عالية إلى المستويات المنطقية العادية.



جامعة
المنارة
MANARA UNIVERSITY

الكتل الوظيفية الأساسية للمعالج الميكروي







جامعة
المنارة

مفهوم تعددية الوظائف في المعالج الصغري

- تعددية الوظائف **Multiplexing** هو نقل معلومات مختلفة في أزمنة مختلفة ومحددة جيداً **عبر نفس الخطوط**. تسمى مجموعة من هذه الخطوط ناقل متعدد الوظائف. multiplexed bus.
- ينتج عن خاصية تعدد الوظائف أن عدد الأرجل المطلوبة للمعالجات الصغرية للاتصال بالعالم الخارجي يصبح أقل.
- نظراً لمحدودية عدد الأرجل، لا تستطيع معظم المعالجات الصغرية توفير خطوط متشابهة في وقت واحد (مثل العنوان والبيانات وإشارات الحالة وما إلى ذلك). لذلك يتم إجراء تعدد في وظائف واحد أو أكثر من هذه النواقل. غالباً ما يتم إسناد وظيفة نقل المعطيات لبعض أو كل خطوط العنوان لتشكيل **ناقل عنوان / بيانات** (على سبيل المثال ، في 8086 ، يتم إسناد وظيفة نقل البيانات لخطوط العنوان السفلية المكونة من 16 خط).
- في بعض الأحيان يتم دمج إشارات الحالة الصادرة من المعالج الصغري إما مع خطوط البيانات كما هو الحال في INTEL 8080A أو مع بعض خطوط العنوان كما هو الحال في INTEL 8086.
- عند استخدام تعددية الوظائف، يجب أن تتضمن واجهة وحدة المعالجة المركزية للنظام العناصر اللازمة **لفك تعددية وظائف** تلك الخطوط لإنتاج عناوين منفصلة وبيانات ونواقل التحكم المطلوبة للنظام.



جامعة
المنارة
MANARA UNIVERSITY

فك تعددية وظائف خطوط العنوان / خطوط البيانات الخاصة بالمعالج

