

مكبرات الترانزستور

دارات الكترونية /١/

مكبرات الترانزستورات (BJT) - Transistors Ampli ...

مدرس المقرر
د. السموءل صالح

Course Contents

مفردات المقرر

Transistor Amplifier (BJT)

- مقدمة + الدارة المكافئة المتناوبة للإشارة الصغيرة
- مكبرات الإشارة الصغيرة
 - مكبر الباعث المشترك، مكبر المجمع المشترك
 - مكبر القاعدة المشتركة
- مكبرات الاستطاعة
 - مكبر الاستطاعة صنف (A)، مكبر الاستطاعة صنف (B)
 - مكبر الاستطاعة صنف (C)، مكبر دارلينغتون
 - المكبر التفاضلي

+ FeedBack and Amplifiers.

- ++ Feedback Concepts.
- ++ Feedback Connection Types.

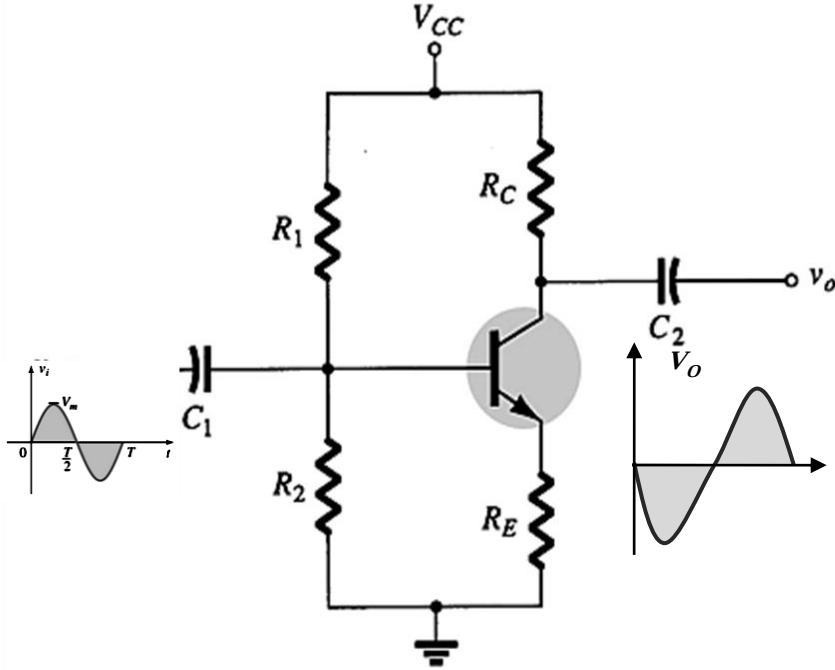
مقدمة

- يعتبر الترانزستور من أهم القطع الالكترونية حيث أنه يستخدم في تركيب معظم الدارات المتقدمة والتي منها دارات المكبرات
- يمكن تقسيم دارات التكبير إلى نوعين وذلك حسب سعة الإشارة هما:
 ١. مكبرات الإشارة الصغيرة (small signal amplifiers)
 ٢. مكبرات الاستطاعة (Power amplifiers)
- الترانزستورات المستخدمة في النوع الأول تسمى بترانزستورات الإشارة الصغيرة والتي تمتلك تبديد في الاستطاعة أقل من نصف واط في حين تسمى الترانزستورات المستخدمة في مكبرات الاستطاعة بترانزستورات الاستطاعة والتي تمتلك تبديد أكثر من واحد واط
- تستخدم مكبرات الإشارة الصغيرة عادة في المراحل الأولى للمستقبلات وفي أجهزة القياس

BJT Amplification

عمل الترانزستور كمضخم

التضخيم: هو عملية رفع مستوى إشارة الدخل (جهد أو تيار أو الاثنين معا) إلى مستوى أعلى، وتعتبر وصلة الباعث المشترك الوصلة الأكثر استخداماً في عملية التضخيم، وتطبق الإشارة المتناوبة المراد تضخيمها على متصل باعث - قاعدة ويؤخذ الخرج على متصل مجمع - باعث الذي يمثل دائرة مضخم لإشارة ذات مطال V_m volt، ونحصل في الخرج على إشارة نفسها ولكنها مكبرة بمقدار معين عائد إلى معامل تضخيم الدارة.



دور المكثفات: حجز المركبة المستمرة من أجل عدم التأثير على تحييز الترانزستور وبالنتيجة عدم التأثير على منطقة عمله، كما أن مكثف الخرج يمنع وصول المركبة المستمرة إلى إشارة الخرج من أجل الحصول على إشارة المتناوبة مضخمة من دون رفع مستوى القيمة المستمرة لها.

النقاط الواجب إتباعها حتى يعمل الترانزستور كمضخم:

أولاً: نقطة العمل، وذلك برسم الدارة المكافئة المستمرة، نفتح المكثفات بعد قصر منبع الجهد المتناوب ونحسب إحداثيات نقطة العمل للدارة $Q(I_{CQ}, V_{CEQ})$ ونختار I_{BQ} بحيث تقع نقطة العمل في منتصف المنطقة الفعالة. دائرة تحييز عن طريق مقسم كمون على القاعدة، نطبق ثنتين من أجل حل الدارة، كما رأينا سابقاً.

BJT Amplification

عمل الترانزستور كمضخم

النقاط الواجب إتباعها حتى يعمل الترانزستور كمضخم:

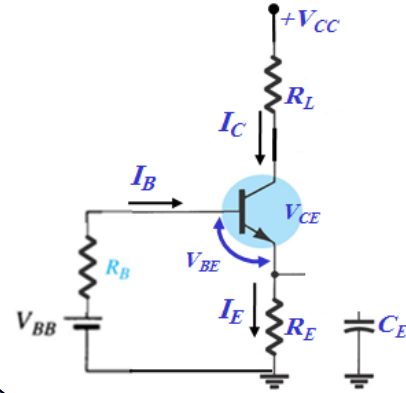
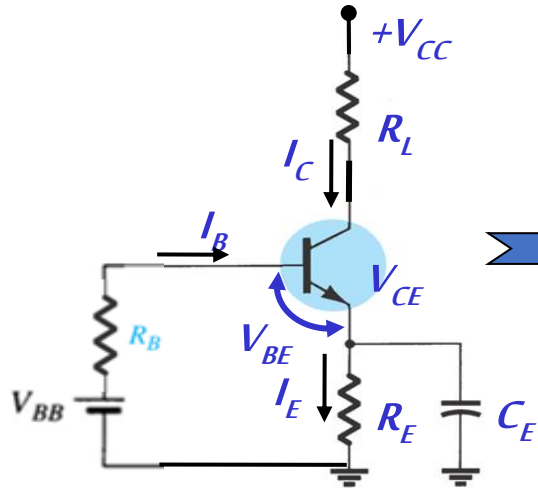
ثانياً: نرسم خط الحمولة الساكن بعد تحديد كل من تيار وجهه الإشباع، وتيار وجهه القطع أيضاً.

ثالثاً: نطبق الإشارة المتناوبة على قاعدة الترانزستور، فنجد أن تيار القاعدة يتغير حول قيمته الساكنة I_{BQ} وهذا التغير سوف ينقل إلى تغير في تيار المجمع $I_{CQ} = \beta I_{BQ}$ مضخماً بمقدار β وهذا بدوره يسبب هبوطاً متغيراً على مقاومة الحمل (الخرج) ويكون كبيراً بالنسبة لإشارة الدخل المتناوبة.

رابعاً: تتأرجح إشارة الخرج المتناوبة على مستقيم الحمولة المتناوب *Ac. Load line* لذلك نرسم الدارة المكافئة المتناوبة ونرسم هذا المستقيم. نلاحظ في مثالنا أن رسم الدارة المكافئة المتناوبة هو نفسه رسم الدارة المكافئة المستمرة، لأن قصر المكثفات في الدارة المتناوبة لا يؤدي إلى قصر أية مقاومة من الدارة. كذلك نفتح منابع الجهد المتناوب ونقصر منابع الجهد المستمر، وهذا يعني أن مستقيم الحمولة المتناوب ينطبق تماماً على مستقيم الحمولة الساكن، إذاً يكون لدينا نقطة العمل نفسها في الحالتين، ويتم تأرجح الإشارة على مستقيم الحمولة المتناوب المنطبق على خط الحمولة الساكن.

خط الحمل الديناميكي

AC- Load Line Analysis



الدارة المكافئة للتيار المستمر (نفتح المكثفات) من اجل رسم خط الحمل الساكن.

يرسم الخط بنفس الطريقة السابقة
بعد كتابة معادلة الخرج التالية.

$$V_{CC} = V_{CE} + I_C (R_L + R_E)$$

$$I_{CSat} = \frac{V_{CC}}{R_L + R_E}, V_{CE} = V_{CC}$$

ميل هذا الخط هو التالي:

$$\frac{1}{R_L + R_E}$$

الدارة المكافئة للتيار المتناوب (نقصر المكثفات ومنابع الجهد المستمر؟؟) من اجل رسم خط الحمل الديناميكي. يرسم الخط بنفس الطريقة السابقة بعد كتابة معادلة

الخرج المتناوبة:

$$V_{Cei} = i_{ci} R_L$$

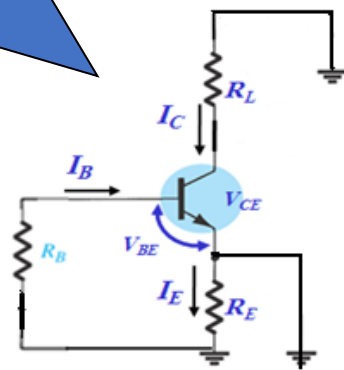
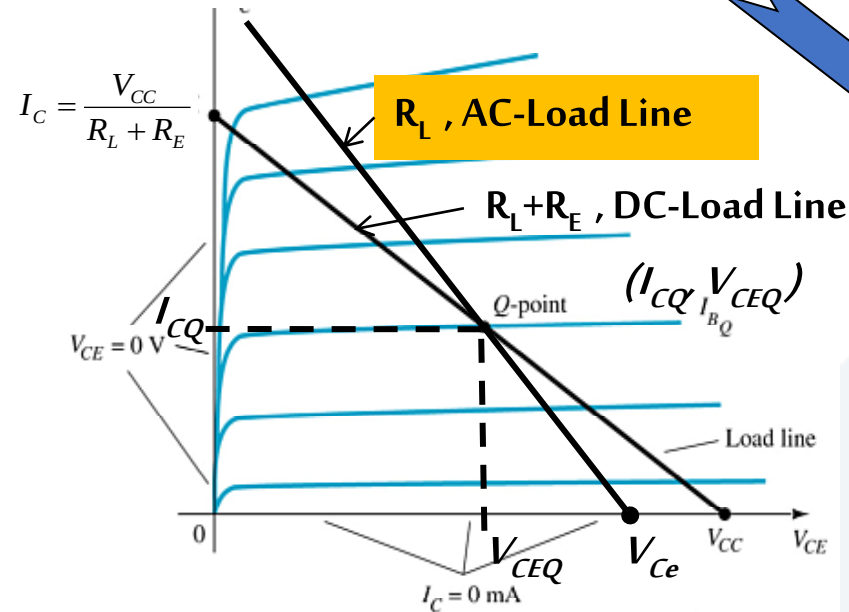
(التيار الكلي) i_c = (المتناوب) i_{ci} + (المستمر) I_{CQ}

(الجهد الكلي) V_{ce} = (المتناوب) V_{cei} + (المستمر) V_{CEQ}

$$V_{ce} - V_{CEQ} = (i_c - I_{CQ}) R_L$$

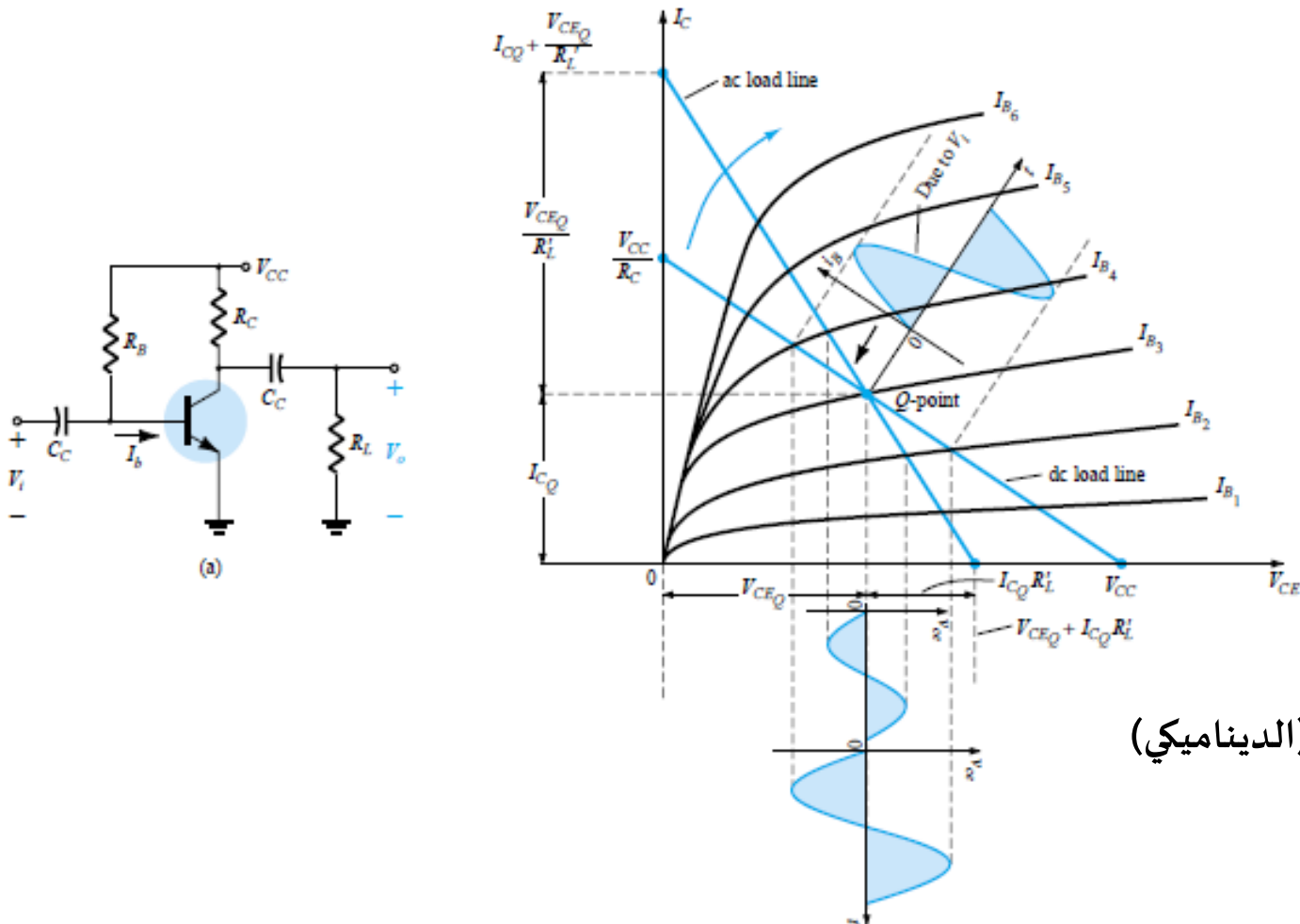
$$V_{ce} - V_{CEQ} = i_c R_L - I_{CQ} R_L$$

الميل يعطى بـ $1/R_L$ خط الحمل الساكن لا ينطبق على الديناميكي بسبب المكثف إنما يمر بنفس نقطة العمل Q وبعدم وجود المكثف فان الخطين يصبحان طبقين.



AC- Load Line Analysis

خط الحمل الديناميكي



الفارق بين خط الحمل الساكن والمتناوب (الديناميكي)

Two-Port Systems Approach

تقريب لنظام ثنائي المنافذ

في هذا التقريب:

- ١- تمثل الدارة بنظام ثنائي المنافذ.
- ٢- يقدم في الخرج (منفذ الخرج) دائرة ثنتين.
- ٣- يجعل من السهل تحديد اثر تغيير الحمل على الدارة كذلك اثر تغيير المنبع V_S مع مقاومته R_S .

With $V_i \rightarrow 0$ V:

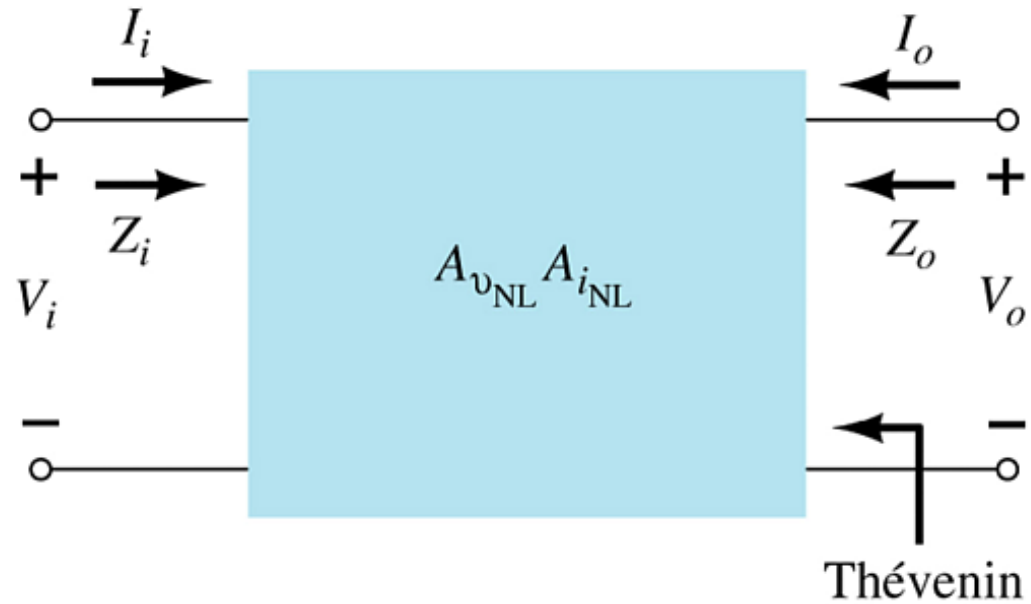
$$Z_{Th} = Z_o = R_o$$

الجهد عبر منفذ خرج مفتوح يعطى بـ:

$$E_{Th} = A_{vNL} V_i$$

where A_{vNL} is the no-load voltage gain.

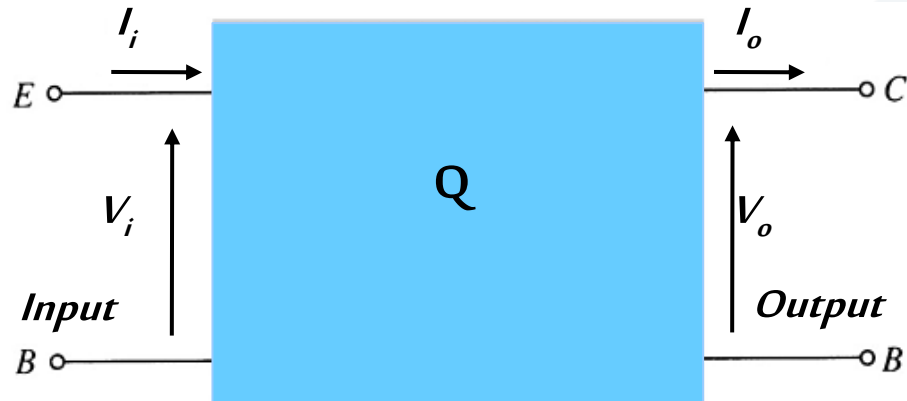
(يمثل ربح الجهد بدون حمل)



تحليل عمل الترانزستور بالنسبة للإشارة المتناوبة نمذجة الترانزستور ثنائي القطبية BJT Transistor Modeling

النموذج:

- عبارة عن دائرة مكافئة تمثل الخصائص المتناوبة للترانزستور أي تمثل استجابة الترانزستور للإشارة المتناوبة.
- النموذج يستخدم عناصر الدارة المكافئة بحيث يقترب من سلوك الترانزستور.
- على اعتبار أن الترانزستور يسلك سلوك رباعي الأقطاب، هناك عدة دارات مكافئة له لتحليل سلوكه تجاه الإشارة المتناوبة وهي:



١- نموذج منبع التيار مع الديود The r_e Transistor Model

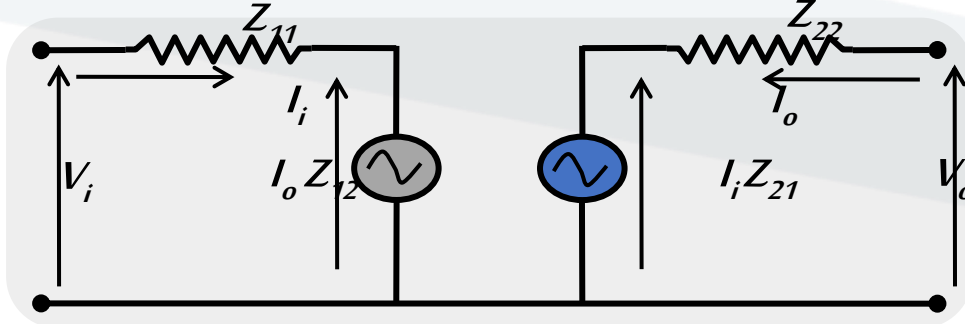
٢- النموذج المكافئ Z The Z Transistor Model

٣- النموذج المكافئ Y The Y Transistor Model

٤- النموذج المكافئ الهجين H The H Transistor Model

BJT Transistor Modeling

The Z Transistor Model النموذج المكافئ Z



يتم استخدام دارتي ثنائيين (منبع جهد مع ممانعة على التسلسل) في الدخل والخرج

$$V_i = Z_{11} I_i + Z_{12} I_o$$

$$V_o = Z_{21} I_i + Z_{22} I_o$$

Z_{11} = ممانعة الدخل للتيار المتناوب من اجل خرج مفتوح.

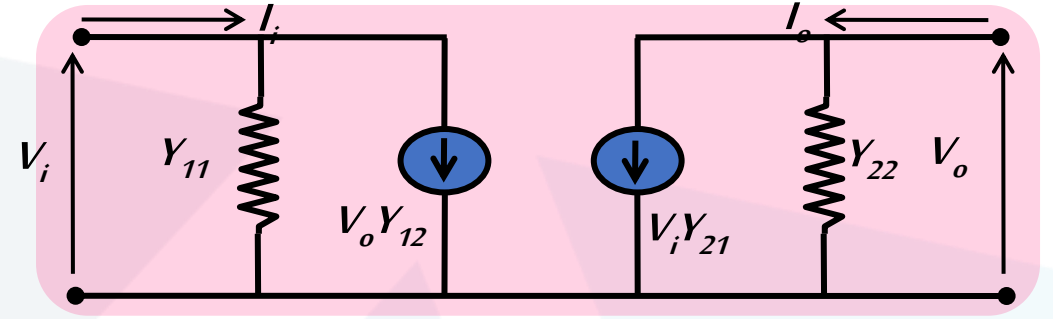
Z_{12} = ممانعة النقل العكسية تأثير تيار الخرج على جهد الدخل.

Z_{21} = ممانعة النقل الأمامية تأثير تيار الدخل على جهد الخرج.

Z_{22} = ممانعة الخرج للتيار المتناوب من اجل دخل مفتوح.

نمذجة الترانزستور ثنائي القطبية

The Y Transistor Model النموذج المكافئ Y



يتم استخدام دارتي نورتون (منبع تيار مع سماحية على التفرع) في الدخل والخرج

$$I_i = Y_{11} V_i + Y_{12} V_o$$

$$I_o = Y_{21} V_i + Y_{22} V_o$$

Y_{11} = سماحية الدخل للتيار المتناوب من اجل خرج مقصور.

Y_{12} = سماحية النقل العكسية تأثير جهد الخرج على تيار الدخل.

Y_{21} = سماحية النقل الأمامية تأثير جهد الدخل على تيار الخرج.

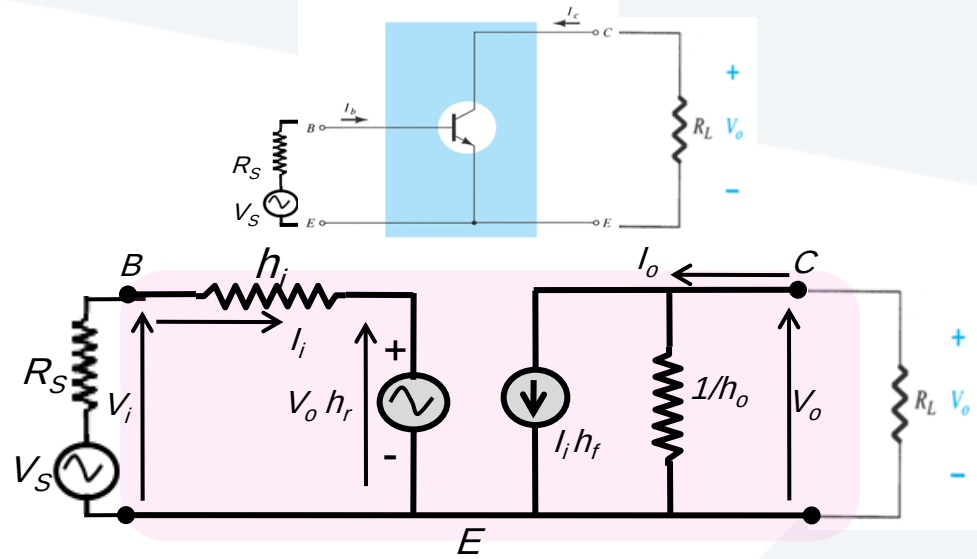
Y_{22} = سماحية الخرج للتيار المتناوب من اجل دخل مقصور.

The H Equivalent Model

في هذا النموذج نأخذ مكافئ ثفينين في الدخل (دائرة هبوط جهد تسلسلي مكافئ Z) ونورتون في الخرج (دائرة تفرعية للتيارات مكافئ Y) وتكون معادلتى النموذج:

$$V_i = h_i I_i + h_r V_o$$

$$I_o = h_f I_i + h_o V_o$$



$h_i = V_i / I_i |_{V_o=0}$ ممانعة الدخل للتيار المتناوب من أجل خرج مقصور.

$h_r = V_i / V_o |_{I_i=0}$ نسبة نقل الجهد العكسي من دخل مفتوح.

$h_r V_o$ منبع جهد يمثل اثر جهد الخرج في دائرة الدخل.

$h_f = I_o / I_i |_{V_o=0}$ نسبة تحويل التيار الأمامي من أجل خرج مقصور.

$h_f I_i$ = منبع تيار يمثل اثر تيار الدخل في دائرة الخرج.

$h_o = I_o / V_o |_{I_i=0}$ سماحية الخرج من أجل دخل مفتوح.

ربح الجهد $A_V = \frac{V_o}{V_i}$: ربح الجهد $A_{V_S} = \frac{V_o}{V_S}$

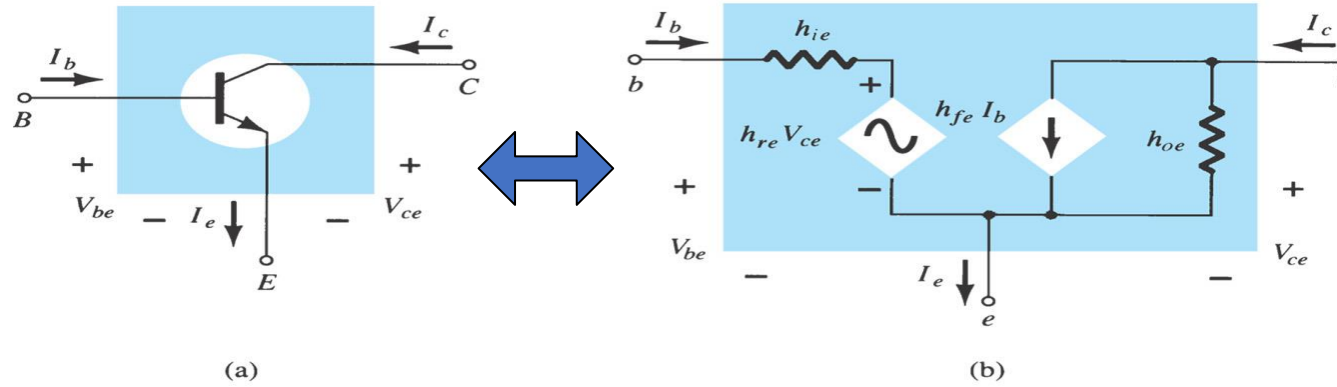
ربح التيار: $A_i = \frac{I_o}{I_i}$: مقاومة الدخل: $R_i = \frac{V_i}{I_i}$ بوجود الحمل R_L

مقاومة الخرج: $R_o = \frac{V_o}{I_o} |_{V_S=0, R_L \equiv \infty}$

BJT Transistor Modeling

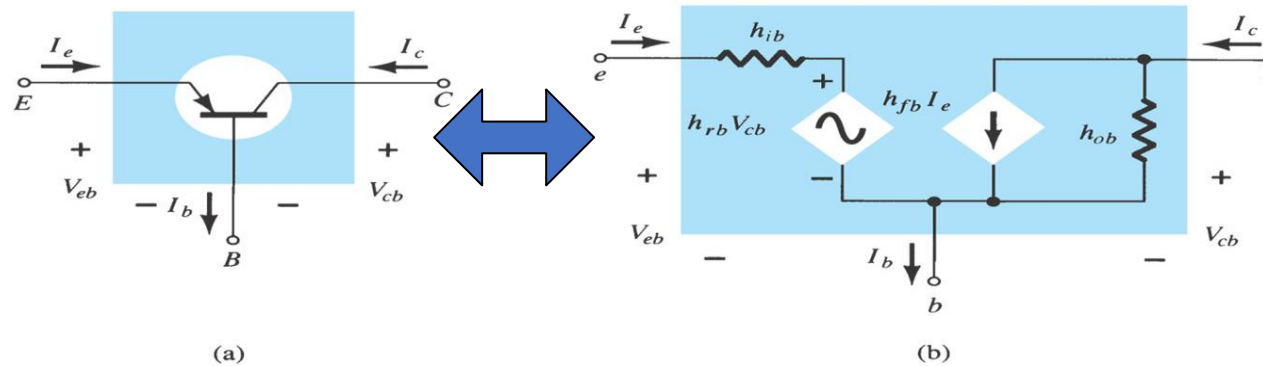
نمذجة الترانزستور ثنائي القطبية

النموذج المكافئ الهجين H لوصلة الباعث المشترك The H Equivalent Model off CE



نضع حرف e على
المعاملات الهجينة
للدلالة على نوع
الوصلة

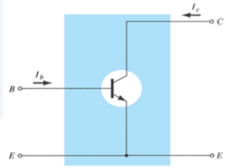
النموذج المكافئ الهجين H لوصلة القاعدة المشترك The H Equivalent Model off CB



نضع حرف b على
المعاملات الهجينة
للدلالة على نوع
الوصلة

BJT Transistor Modeling

نمذجة الترانزستور ثنائي القطبية



إيجاد معاملات النموذج المكافئ الهجين، حل الدارة المكافئة A_{VS} , R_i , R_o , A_i & A_v يتم ذلك بطريقتين:

١- الطريقة الكلاسيكية المكونة من حلقات تيارات كيرشوف وعقد الجهد.

٢- الطريقة المختصرة التي تتبع الخطوات التالية:

١- تحديد مقاومة الحمل R_L (على خرج المكبر).

ب- حساب A_i . ج- تحديد R_i ثم حساب Z_i .

د- حساب A_v . هـ- تحديد R_o ثم حساب Z_o .

من اجل الحل لدينا المعادلتين: $V_i = h_i I_i + h_r V_o$ & $I_o = h_f I_i + h_o V_o$

١- مقاومة الحمل تحدد بالنظر من جهة الخرج الى الدارة المكافئة وتساوي $R_L = R_i$.

٢- ربح التيار $A_i = \frac{I_o}{I_i}$ من العلاقة التالية ومن دارة اخرج، حسب قانون تقسيم التيارات: $I_o = h_f I_i \frac{1/h_o}{1/h_o + R_L} \Rightarrow A_i = \frac{I_o}{I_i} = \frac{h_f}{1 + h_o R_L}$

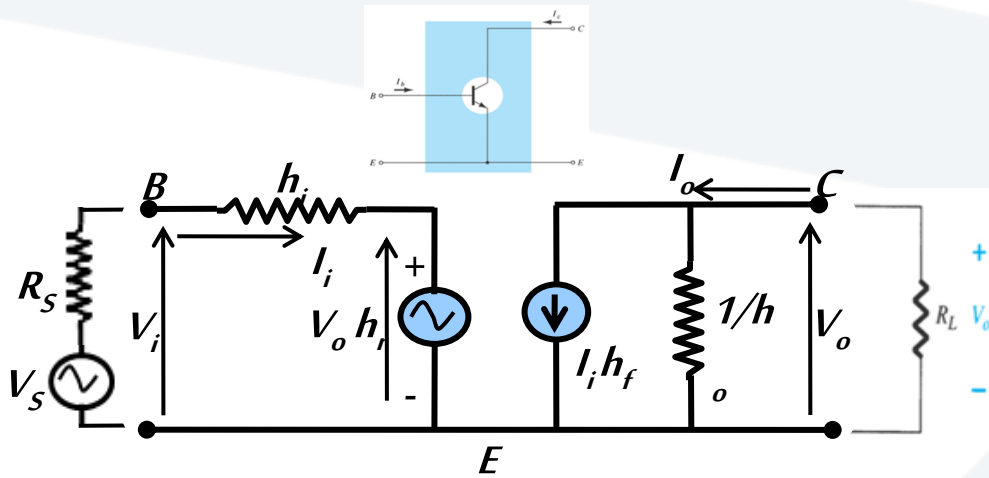
هي العلاقة العامة لربح التيارات في التشكيلات الثلاث.

٣- مقاومة الدخل $R_i = Z_i = \frac{V_i}{I_i}$ تحسب من المعادلة الأولى المأخوذة من حلقة الدخل وذلك بالتقسيم على تيار الدخل:

$$R_i = \frac{V_i}{I_i} = \frac{h_i I_i + h_r V_o}{I_i} = h_i + h_r \frac{V_o}{I_i} = h_i + h_r \frac{-I_o R_L}{I_i} = h_i - h_r A_i R_L$$

BJT Transistor Modeling

نمذجة الترانزستور ثنائي القطبية



٤- ربح الجهد A_V :

$$A_V = \frac{V_o}{V_i} = \frac{-I_o R_L}{I_i R_i} = -A_i \frac{R_L}{R_i}$$

٥- مقاومة الخرج: تحسب R_o بعد قصر منبع الإشارة الصغيرة $V_S=0$ وفتح الحمل $R_L=\infty$:

$$g_o = 1/R_o = \frac{I_o}{V_o} = \frac{h_f I_i + h_o V_o}{V_o} = h_o + h_f \frac{I_i}{V_o}$$

من دائرة الدخل وبعد قصر V_S وبعد التعويض يكون

$$I_i (h_i + R_S) = -h_r V_o \Rightarrow \frac{I_i}{V_o} = \frac{-h_r}{h_i + R_S}$$

إذا تصبح قيمة المقاومة:

$$R_o = 1/g_o = \frac{1}{h_o - h_f h_r / (h_i + R_S)}$$

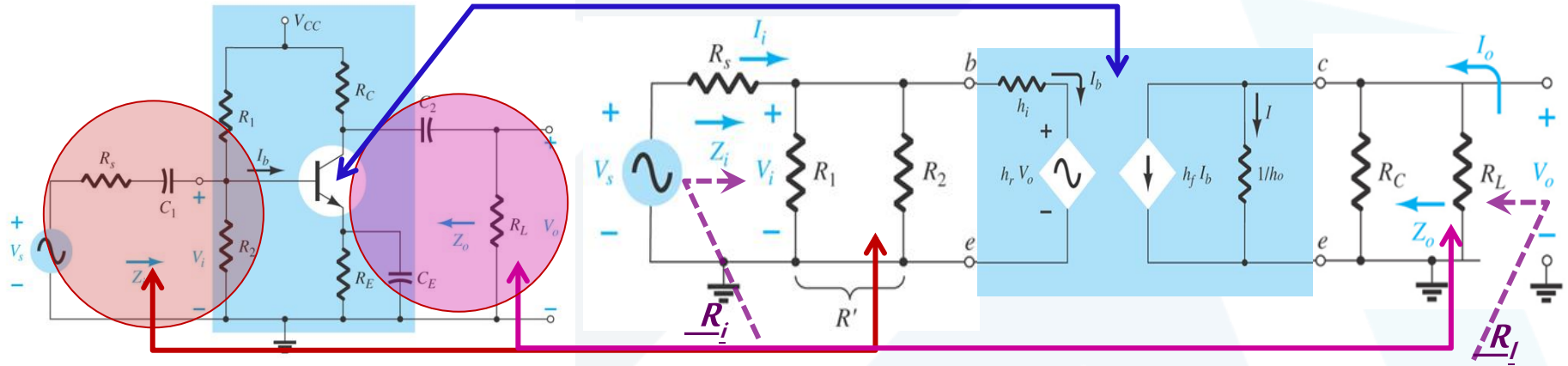
BJT Transistor Modeling

نمذجة الترانزستور ثنائي القطبية

إيجاد معاملات النموذج المكافئ الهجين، A_{VS} , R_i , R_o , A_i & A_v لأنواع مضخمات الترانزستور (CE, CC, CB). وصلة الباعث المشترك CE: عند رسم الدارة المكافئة للإشارة الصغيرة يمكن إضافة حرف صغير للدلالة على نوع الوصلة ونقوم بقصر منابع الجهد المستمرة وكذلك كل المكثفات الموجودة في الدارة وهذا يؤدي لعدم ظهور مقاومة الباعث R_E في الدارة المكافئة وتصبح المعادلتين بالشكل التالي:

$$V_{be} = h_i I_b + h_r V_{ce} \quad \& \quad I_c = h_f I_b + h_o V_{ce}$$

ملاحظة: بالنسبة لوصلة Cc & Cb نتبع نفس الأسلوب الحل بعد مكافئة الدارة المتناوبة.



١- مقاومة الحمل تحدد بالنظر من جهة الخرج إلى الدارة المكافئة وتساوي $R_i = R_L$.

٢- مقاومة الدخل تحدد بالنظر من جهة الدخل إلى الدارة المكافئة وتساوي $R' = R_b = R_1 // R_2$ أما ممانعة الدخل $Z_i = V_i / I_i$

٣- ربح التيار $A_i = \frac{I_o}{I_i}$ من دارة الخرج، حسب قانون تقسيم التيارات نحسب تيار الخرج بدلالة تيار الدخل ثم نجد علاقة ربح التيار.

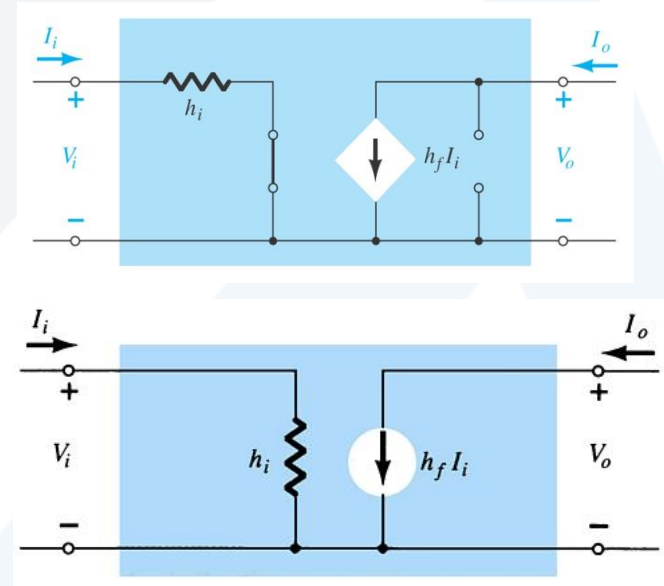
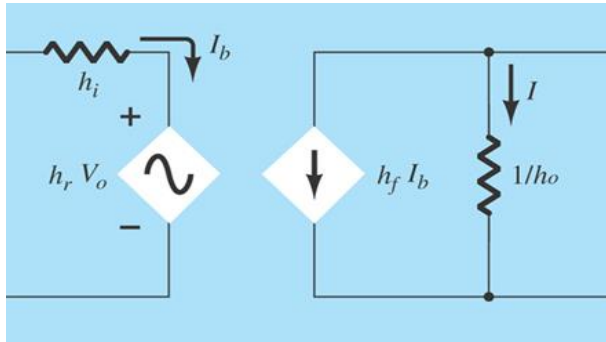
٤- ربح الجهد A_v : $A_v = \frac{V_o}{V_i} = \frac{I_o R_L}{I_i R_i} = A_i \frac{R_L}{R_i}$ ٥- ممانعة الخرج: تحسب $Z_o = V_o / I_o$ بعد قصر منبع الإشارة الصغيرة $V_s = 0$ وفتح الحمل $R_L = \infty$.

النموذج المكافئ المختصر للترانزستور BJT:

** إن اثر h_r & h_o على معاملات الدارة المكافئة الهجينة للإشارة الصغيرة هو تأثير خفيف جدا حيث: $h_r \approx 0 \Rightarrow h_r V_o \approx 0$ ذلك يؤدي لقصر منبع الجهد في الدخل أي عدم تأثير الخرج بالدخل.

** مقاومة الخرج $1/h_o$ عبارة عن مقاومة كبيرة بالمقارنة مع الحمل الموازي لها لذلك يمكن إهمالها، يؤدي إلى دارة مفتوحة على التوازي مع الحمل، لأن مرور التيار فيها صغير جدا فهو يمر كاملا في الحمل.

** تصبح الدارة المكافئة الهجينة تشبه النموذج r_e الذي سیدرس لاحقا ومعادلتها بالشكل التالي: $V_i = h_i I_i$ & $I_o = h_f I_i$

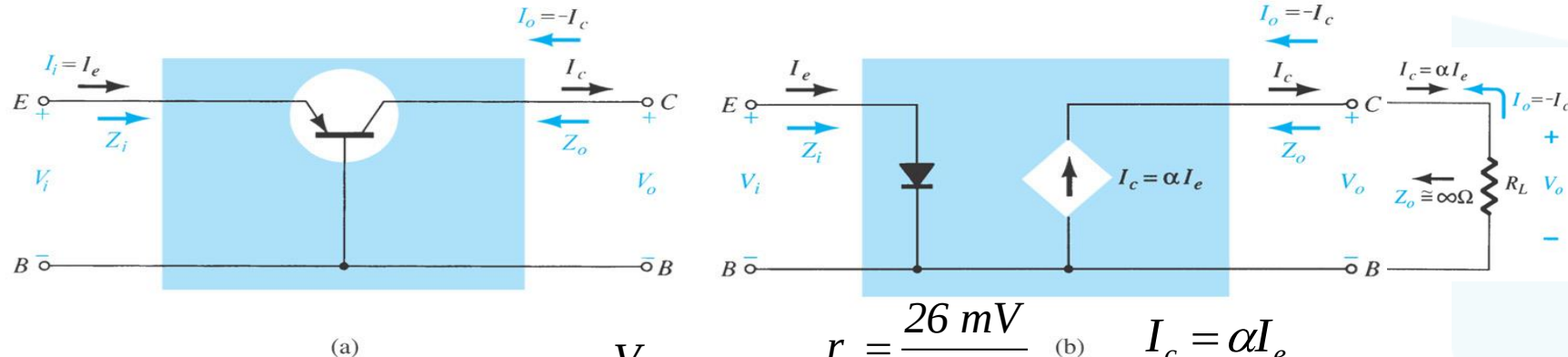


The r_e Transistor Model

نموذج منبع التيار مع الديود

-- بما أن الترانزستور ثنائي القطبية عبارة عن منبع تيار متحكم به إذا يمكن مكافئته بثنائي عادي (متصل) مع منبع تيار، لهما نفس السلوك.
-- من مساوي هذه الدارة هي حساسيتها الشديدة لمستوي القيمة المستمرة في الإشارات، لذلك يصمم هذا النموذج لدارات ترانزستورية بمواصفات خاصة

وصلة القاعدة المشتركة Common-Base Configuration



-- Input impedance (few Ohms to 50Ω): $Z_i = \frac{V_i}{I_i} = r_e$

-- Output impedance: Signal = 0 $\Rightarrow I_e = 0 \Rightarrow I_c = 0$ then Open circuit $\Rightarrow Z_o = \infty \Omega$ $Z_o = \frac{V_o}{I_o} \cong \infty \Omega$

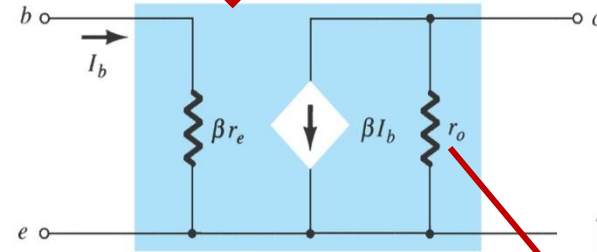
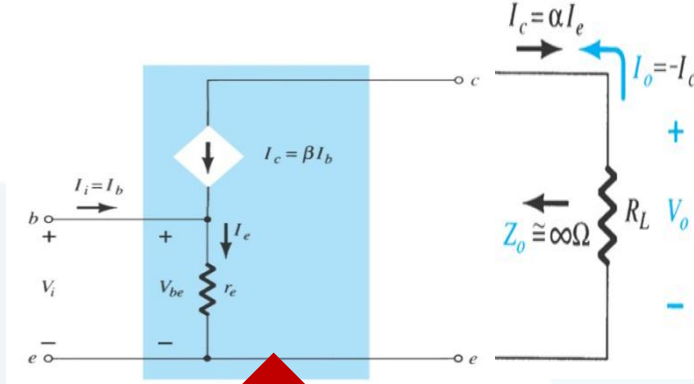
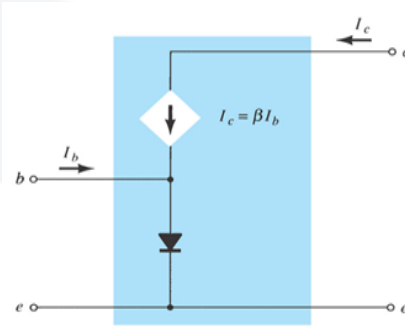
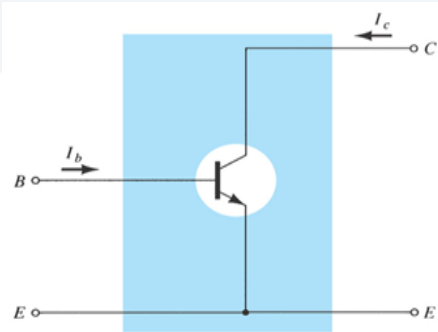
-- Voltage gain: $A_v = \frac{V_o}{V_i} = \frac{-I_o R_L}{I_i Z_i} = \frac{I_c R_L}{I_e r_e} = \frac{\alpha I_e R_L}{I_e r_e} \cong \frac{R_L}{r_e}$

-- Current gain: $A_i = \frac{I_o}{I_i} = \frac{-I_c}{I_e} = -\alpha \cong -1$

The r_e Transistor Model

Common-Emitter Configuration

وصلة الباعث المشترك



نموذج منبع التيار مع الديود

يمكن استبدال الديود بالمقاومة الديناميكية r_e و $r_e = 26 \text{ mV}/I_e$

يحسب تيار الباعث: $I_e = I_c + I_b = \beta I_b + I_b = (\beta + 1)I_b \cong \beta I_b \cong I_c$

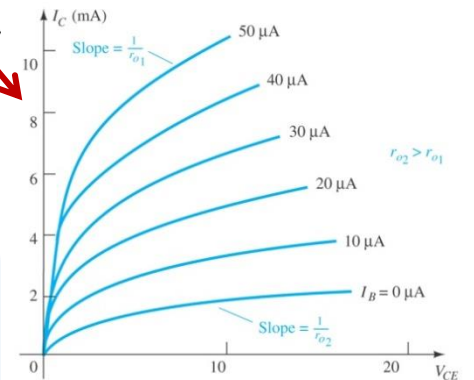
بمناقشة مميزة الخرج يمكن إضافة هذه المقاومة للخرج وذلك
بعد جعل إشارة الدخل = صفر. بإهمال اثر r_o تصبح $Z_o = \infty$

Output impedance: $Z_o = r_o$

Input impedance: $Z_i = \frac{V_i}{I_i} = \frac{V_{be}}{I_b} = \frac{I_e r_e}{I_b} = \frac{\beta I_b r_e}{I_b} = \beta r_e$

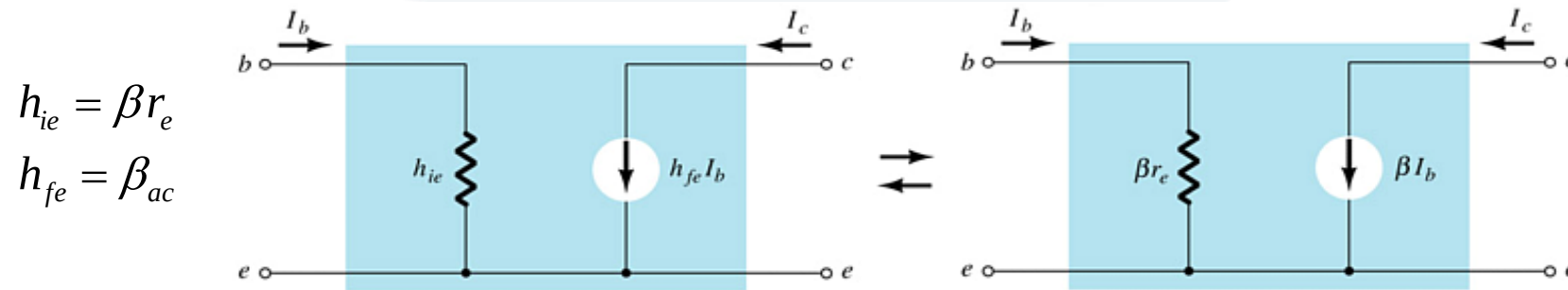
Voltage gain: $A_V = \frac{V_o}{V_i} = \frac{-I_o R_L}{I_i Z_i} = \frac{-I_c R_L}{I_b \beta r_e} = \frac{-\beta I_b R_L}{I_b \beta r_e} \cong -\frac{R_L}{r_e} \Big|_{r_o = \infty \Omega}$

Current gain: $A_i = \frac{I_o}{I_i} = \frac{I_c}{I_b} = \beta \Big|_{r_o = \infty}$

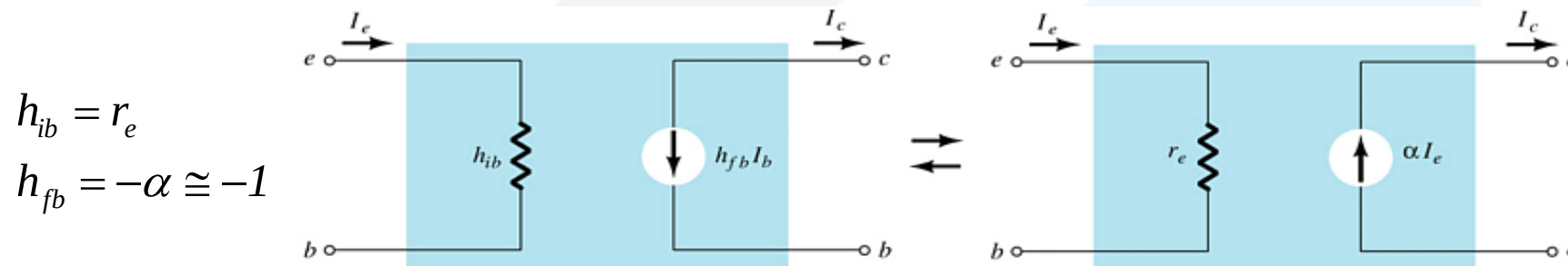


مكافئة بين النموذج r_e والهجين المختصر C-E & C-B r_e vs. h-Parameter Model

Common-Emitter

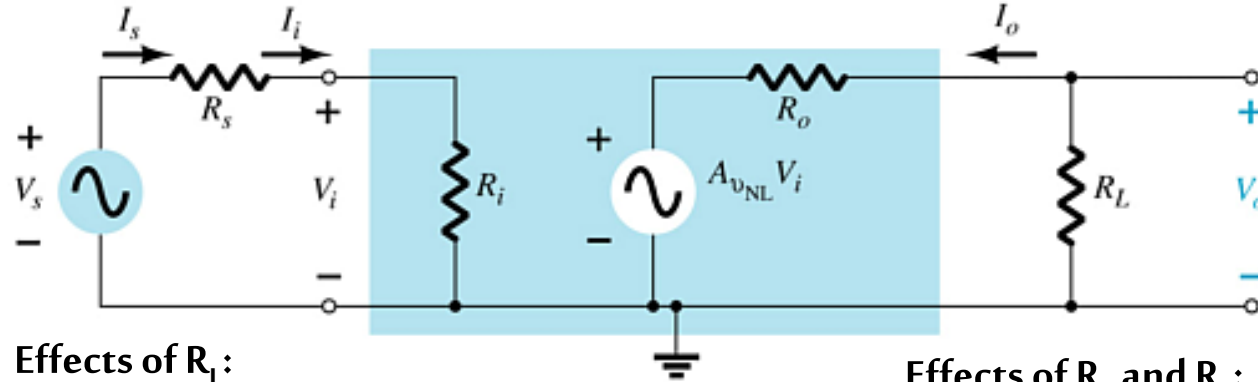


Common-Base



Combined Effects of R_s and R_L on Voltage Gain

الأثر المركب لكل من R_s & R_L على ربح الجهد



Effects of R_L :

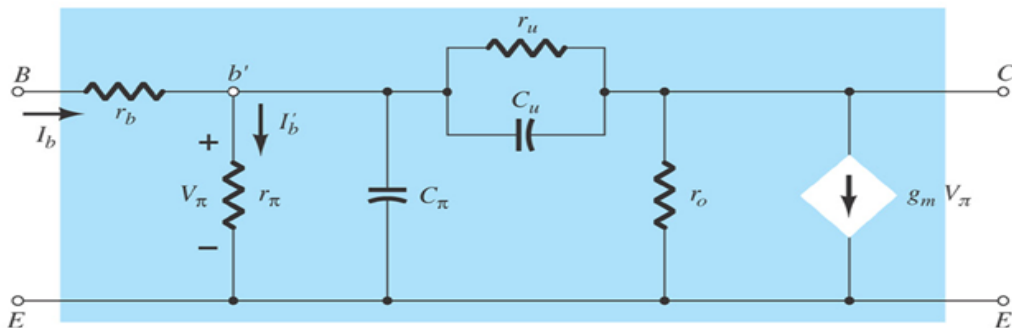
$$A_v = \frac{V_o}{V_i} = \frac{R_L A_{vNL}}{R_L + R_o}$$

$$A_i = -A_v \frac{R_i}{R_L}$$

Effects of R_L and R_s :

$$A_{vs} = \frac{V_o}{V_s} = \frac{R_i}{R_i + R_s} \frac{R_L}{R_L + R_o} A_{vNL}$$

$$A_{is} = -A_{vs} \frac{R_s + R_i}{R_L}$$

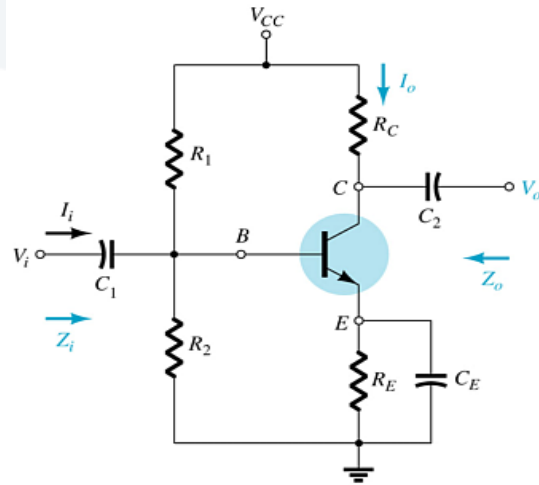


النموذج الهجين نوع π The Hybrid π Model

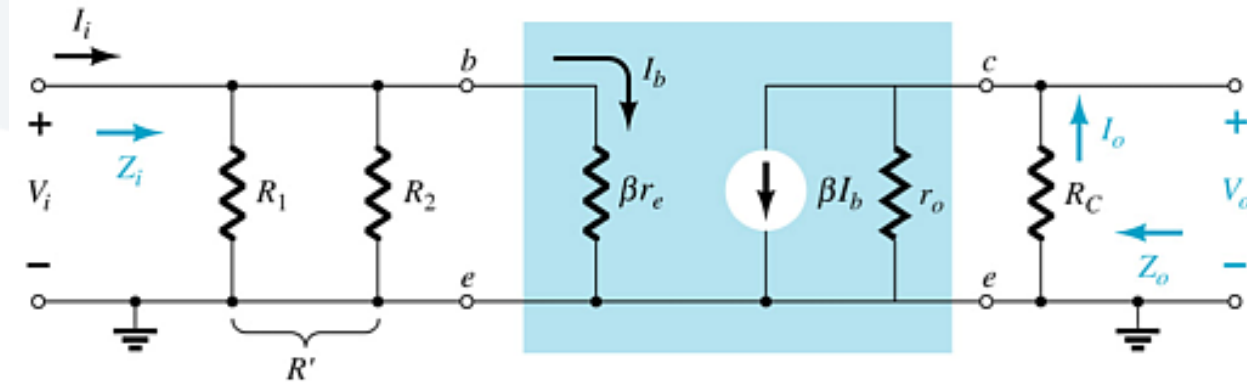
هذا النموذج يستخدم بكثرة عند تحليل دائرة الترانزستور في الترددات العالية أما عند الترددات المنخفضة فيصبح أويقرب هذا النموذج إلى المكافئ r_e

Common-Emitter Voltage-Divider Bias

تمارين



r_e model requires you to determine β , r_e , and r_o .



Input impedance:

$$R' = R_1 \parallel R_2$$

$$Z_i = R' \parallel \beta r_e$$

Output impedance:

$$Z_o = R_C \parallel r_o$$

$$Z_o \cong R_C \Big|_{r_o \geq 10R_C}$$

Voltage gain:

$$A_v = \frac{V_o}{V_i} = \frac{-R_C \parallel r_o}{r_e}$$

$$A_v = \frac{V_o}{V_i} \cong -\frac{R_C}{r_e} \Big|_{r_o \geq 10R_C}$$

Current gain from voltage gain: $A_i = -A_v \frac{Z_i}{R_C}$

Current gain:

$$A_i = \frac{I_o}{I_i} = \frac{\beta R' r_o}{(r_o + R_C)(R' + \beta r_e)}$$

$$A_i = \frac{I_o}{I_i} \cong \frac{\beta R'}{R' + \beta r_e} \Big|_{r_o \geq 10R_C}$$

$$A_i = \frac{I_o}{I_i} \cong \beta \Big|_{r_o \geq 10R_C, R' \geq 10\beta r_e}$$

Common-Emitter Fixed-Bias Calculations

Input impedance:

$$Z_i = R_B \parallel \beta r_e$$

$$Z_i \cong \beta r_e \Big|_{R_B \geq 10\beta r_e}$$

Output impedance:

$$Z_o = R_C \parallel r_o$$

$$Z_o \cong R_C \Big|_{r_o \geq 10R_C}$$

Voltage gain:

$$A_v = \frac{V_o}{V_i} = -\frac{(R_C \parallel r_o)}{r_e}$$

$$A_v = -\frac{R_C}{r_e} \Big|_{r_o \geq 10R_C}$$

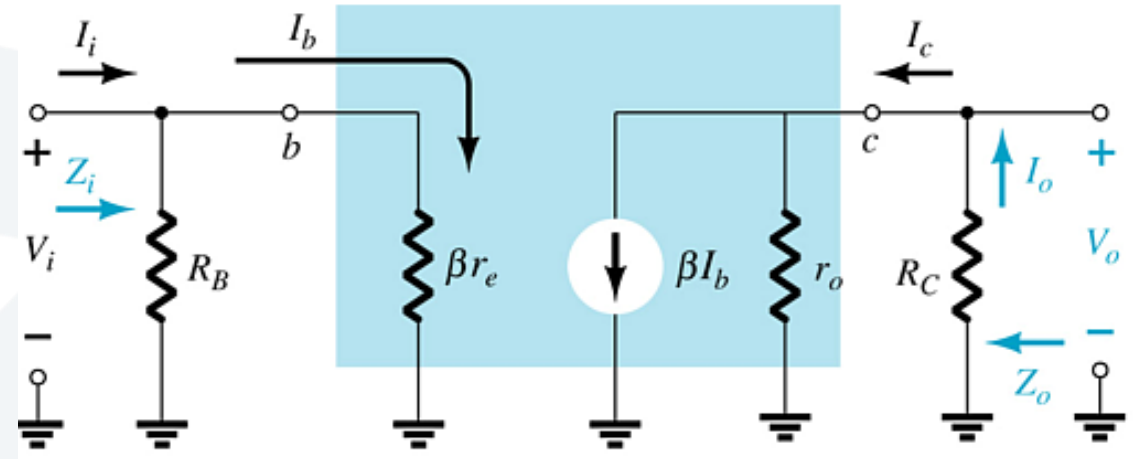
Current gain:

$$A_i = \frac{I_o}{I_i} = \frac{\beta R_B r_o}{(r_o + R_C)(R_B + \beta r_e)}$$

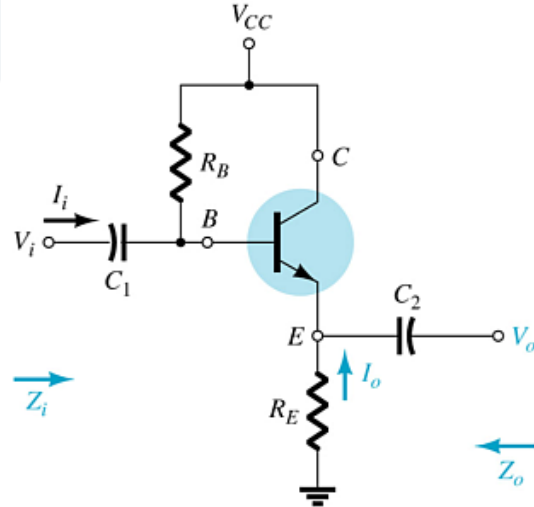
$$A_i \cong \beta \Big|_{r_o \geq 10R_C, R_B \geq 10\beta r_e}$$

Current gain from voltage gain:

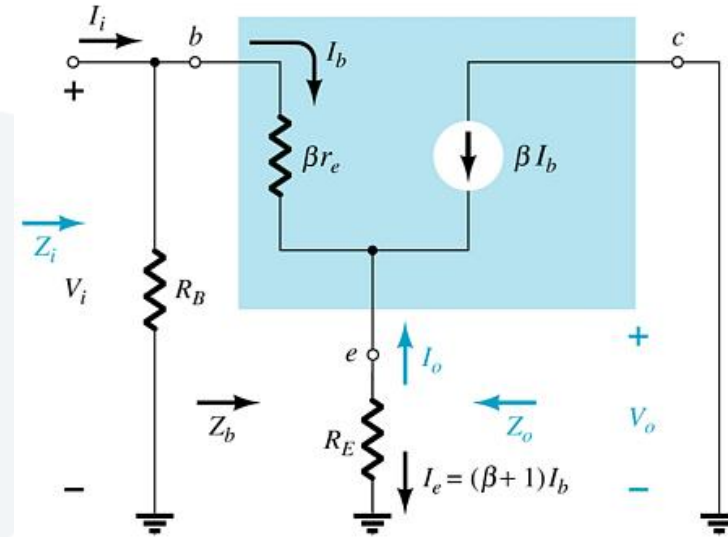
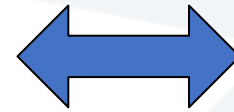
$$A_i = -A_v \frac{Z_i}{R_C}$$



C-E, Emitter-Bias Configuration (Without R_C)



الدارة المكافئة



-- تعرف هذه الدارة بدارة المجمع المشترك.
-- الدخل مطبق على القاعدة والخرج مأخوذ من الباعث.
-- ولا يوجد أي انزياح بالصفحة بين الدخل والخرج.

Input impedance: $R_E \gg r_e$

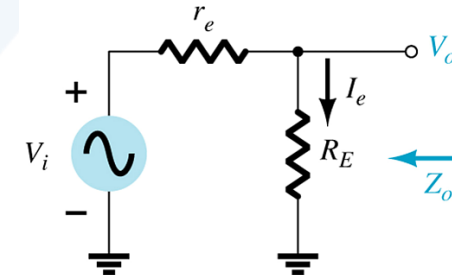
$$Z_i = R_B \parallel Z_b$$

$$Z_b = \beta r_e + (\beta + 1)R_E$$

$$Z_b \cong \beta(r_e + R_E)$$

$$Z_b \cong \beta R_E$$

Output impedance:



$$Z_o = R_E \parallel r_e$$

$$Z_o \cong r_e \mid_{R_E \gg r_e}$$

