



# Computer Architecture 1

## Introduction to Computer Architecture

### Lecture 1

Prof Dr. Eng. Mariam M. Saii

# Course Data

- **Course Name: Computer Architecture 1**
- **Course Code: CEIC404**
- **Contact Hours: 3**
  - Theory: 2
  - Practical: 2
- **PREREQUISITES**

Be sure that you have understood the prerequisite courses such as:

  - CECC323: Digital Circuits

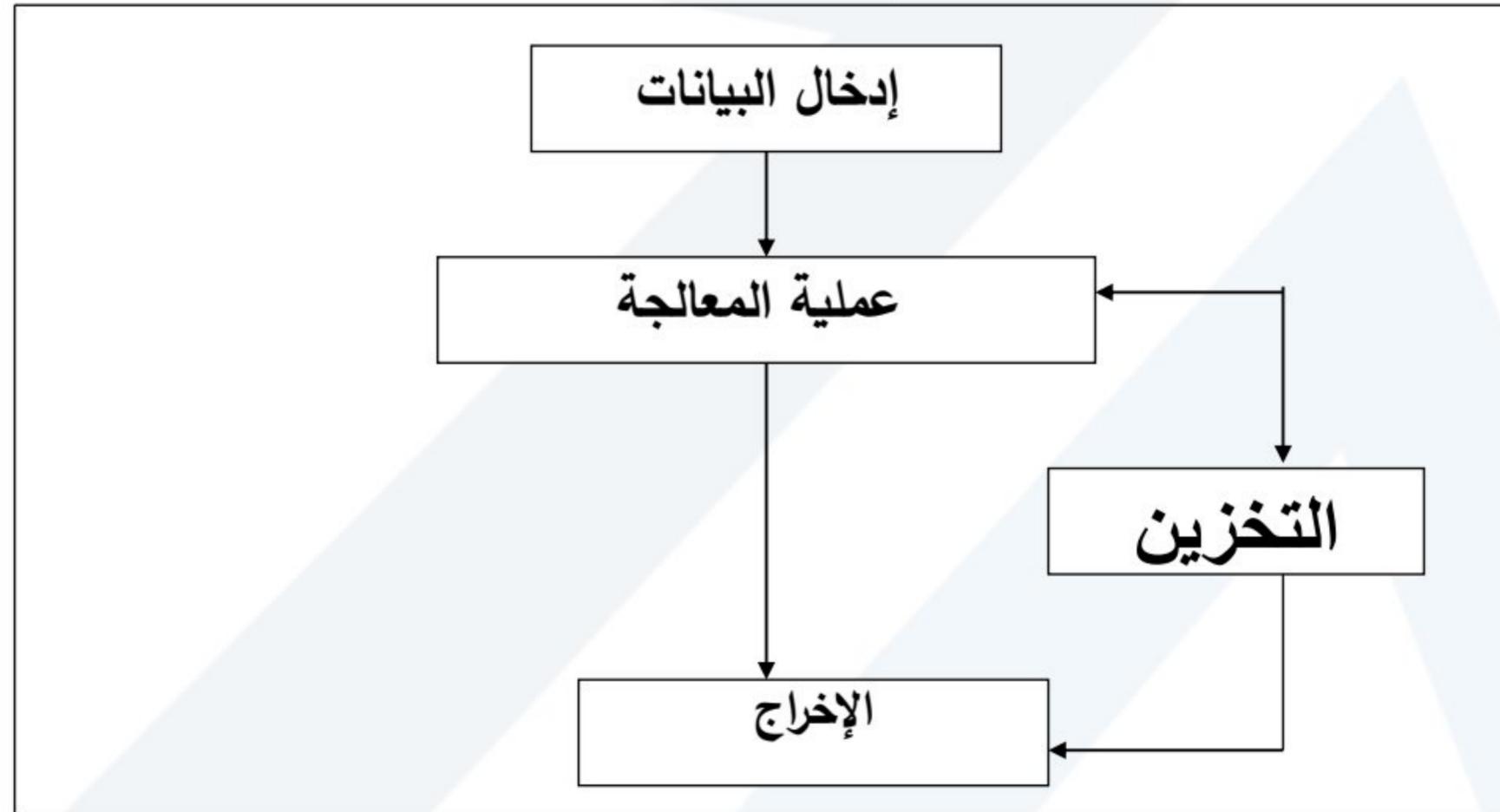
W1	W 2	W 3	W4	W5	W6	W7	W8	W9	W10	W11	W12	W13	W14	W15
L1	L2	L3	L4	L5	First exam	L6	L7	L8	L9	L10	Second exam	L11	L12	Practical exam



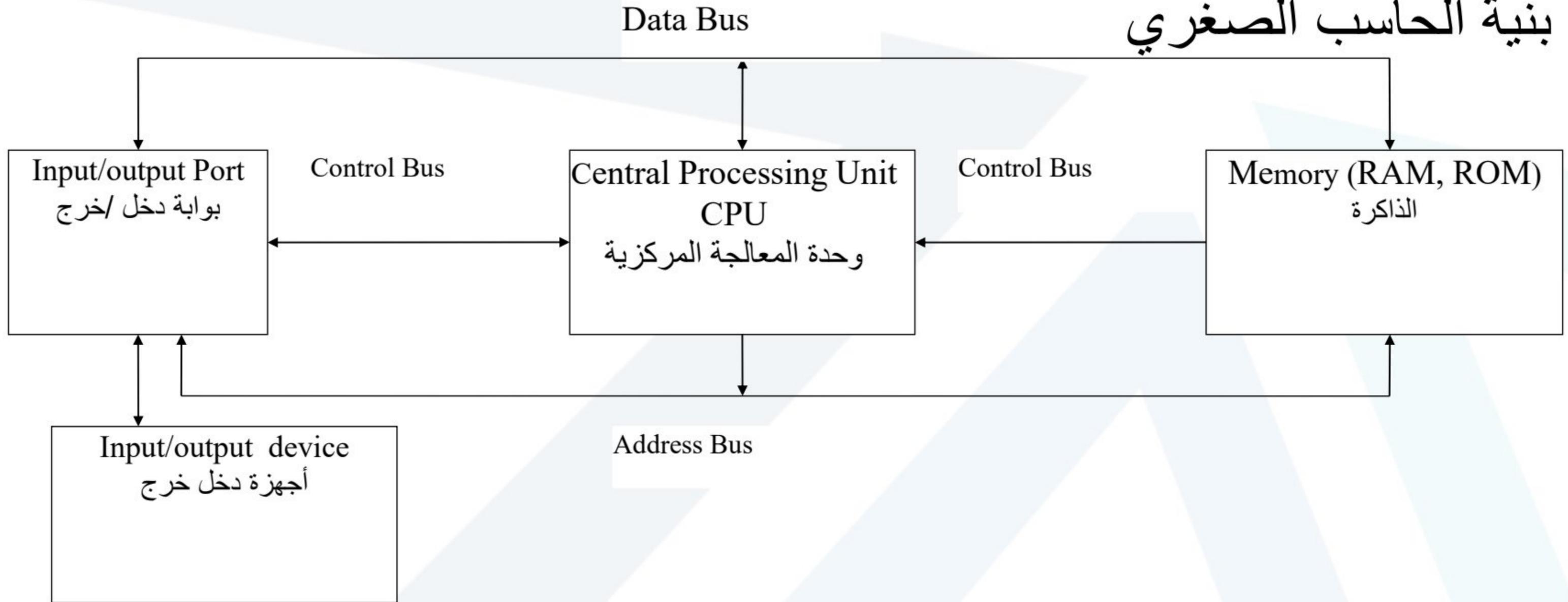
جامعة  
المنارة  
MANARA UNIVERSITY

مقدمة

## الحاسب كما يراه المستخدم



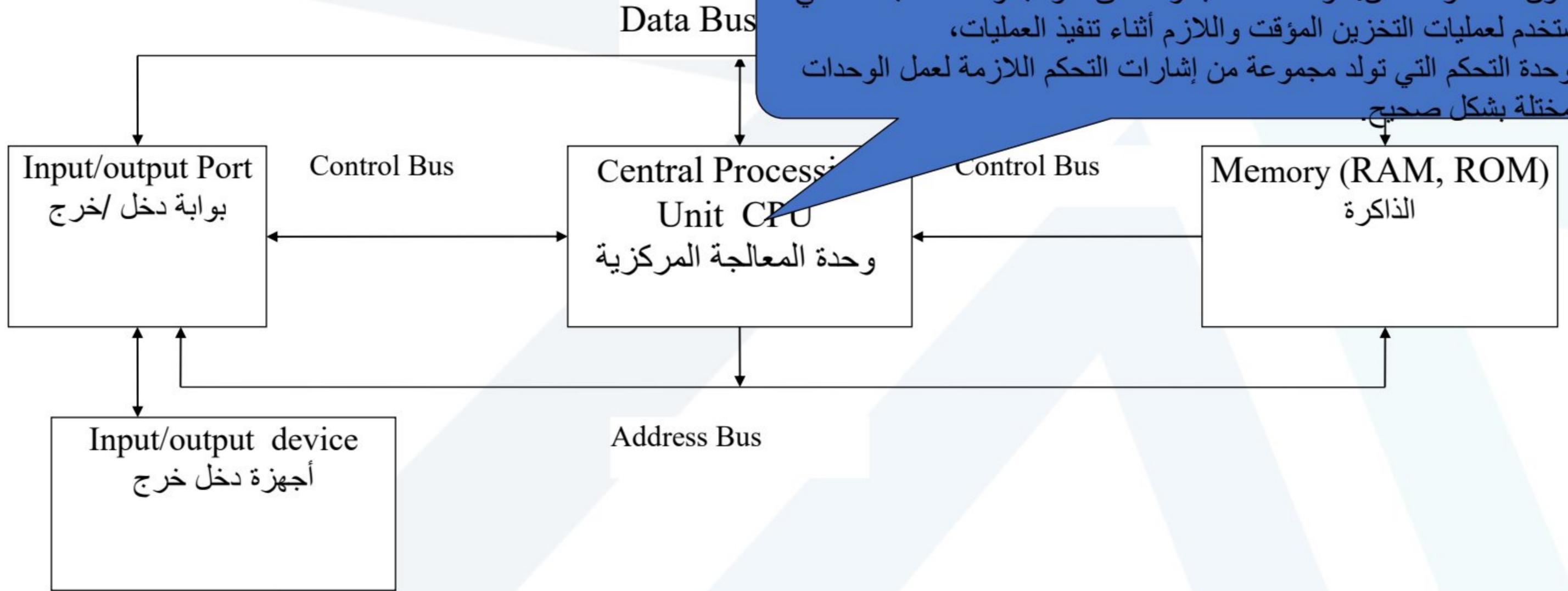
## بنية الحاسب الصغير



## بنية الحاسب الصغيرى

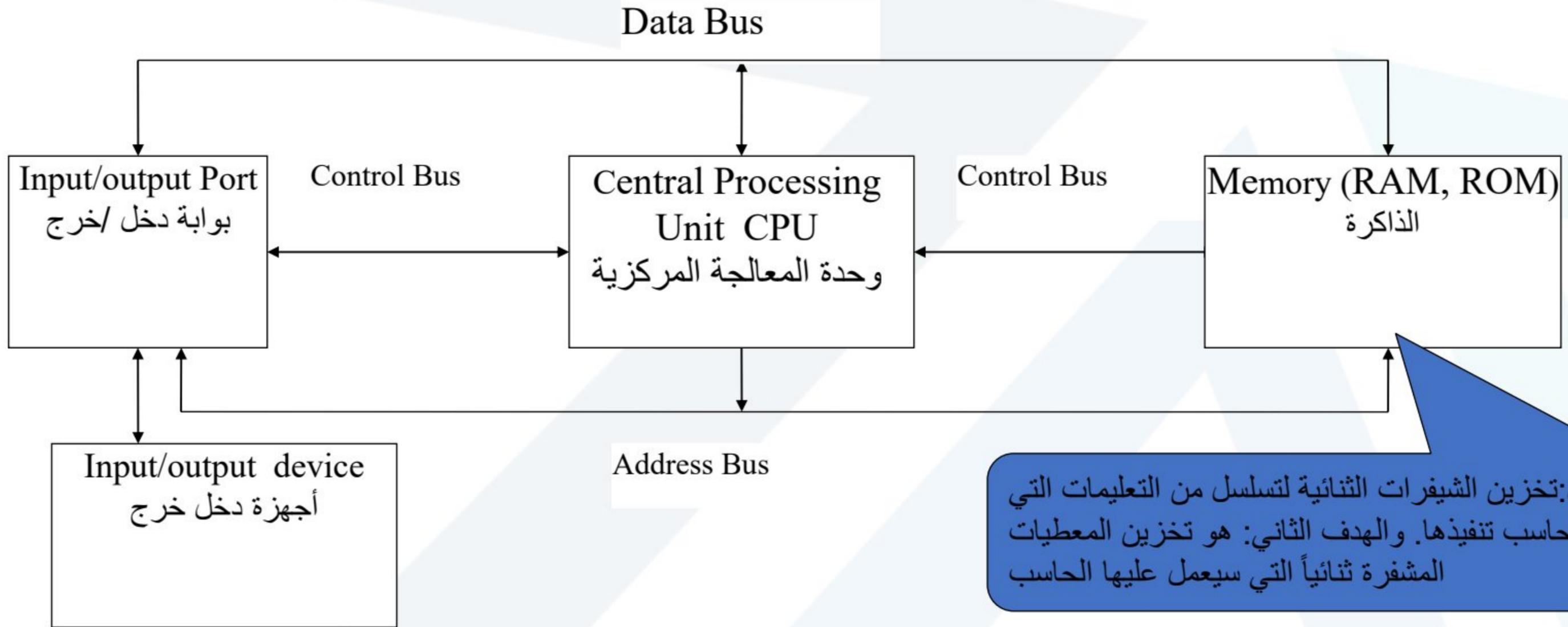
### مقدمة

تتكون هذه الوحدة من: وحدة الحساب والمنطق، ومجموعة المسجلات التي تستخدم لعمليات التخزين المؤقت واللازم أثناء تنفيذ العمليات، ووحدة التحكم التي تولد مجموعة من إشارات التحكم اللازمة لعمل الوحدات المختلفة بشكل صحيح.



# مقدمة

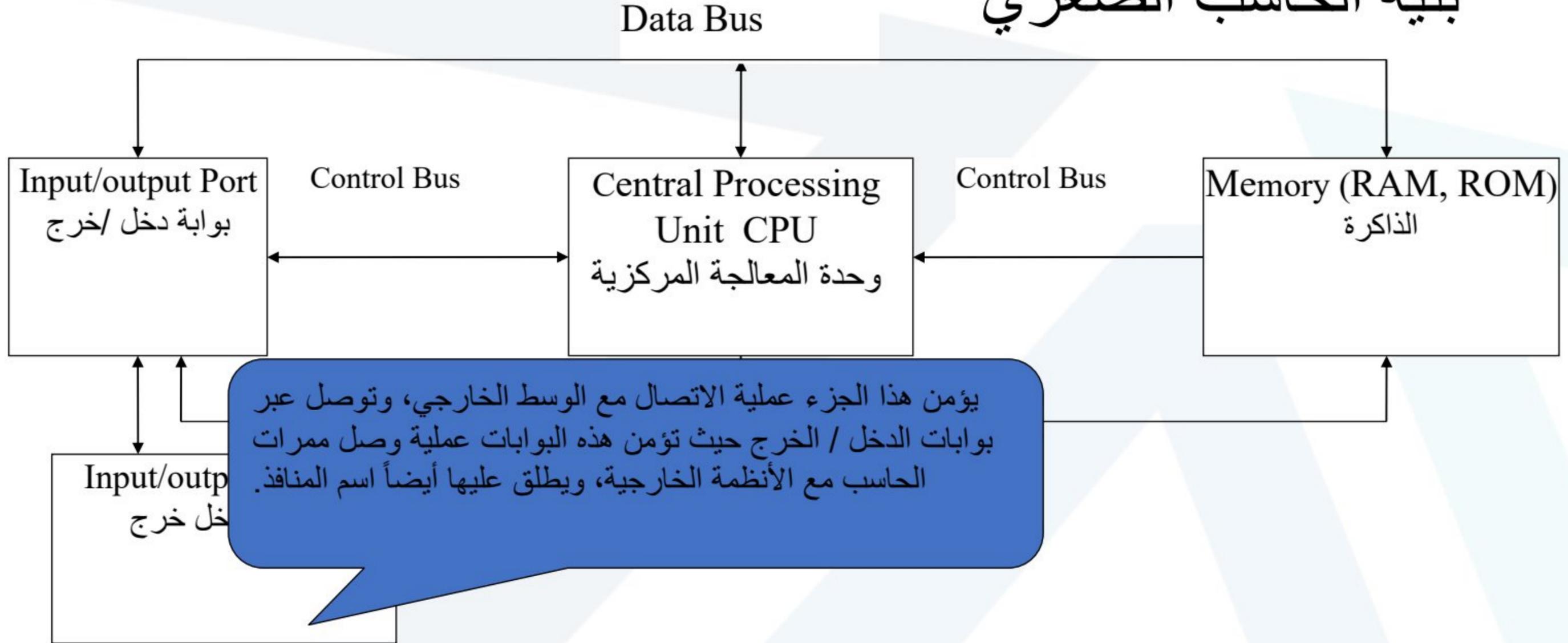
## بنية الحاسب الصغيري



الهدف الأول: تخزين الشيفرات الثنائية لتسلسل من التعليمات التي تريد من الحاسب تنفيذها. والهدف الثاني: هو تخزين المعطيات المشفرة ثنائياً التي سيعمل عليها الحاسب

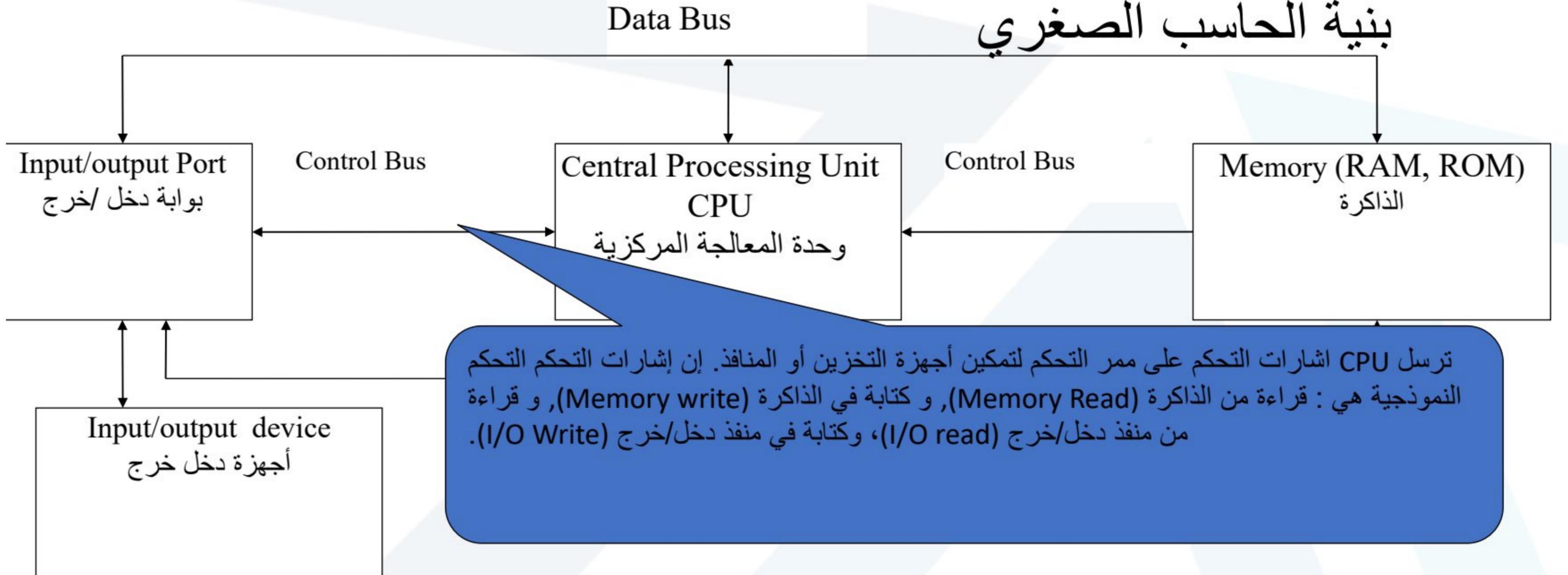
# مقدمة

## بنية الحاسب الصغيري



## مقدمة

### بنية الحاسب الصغيري

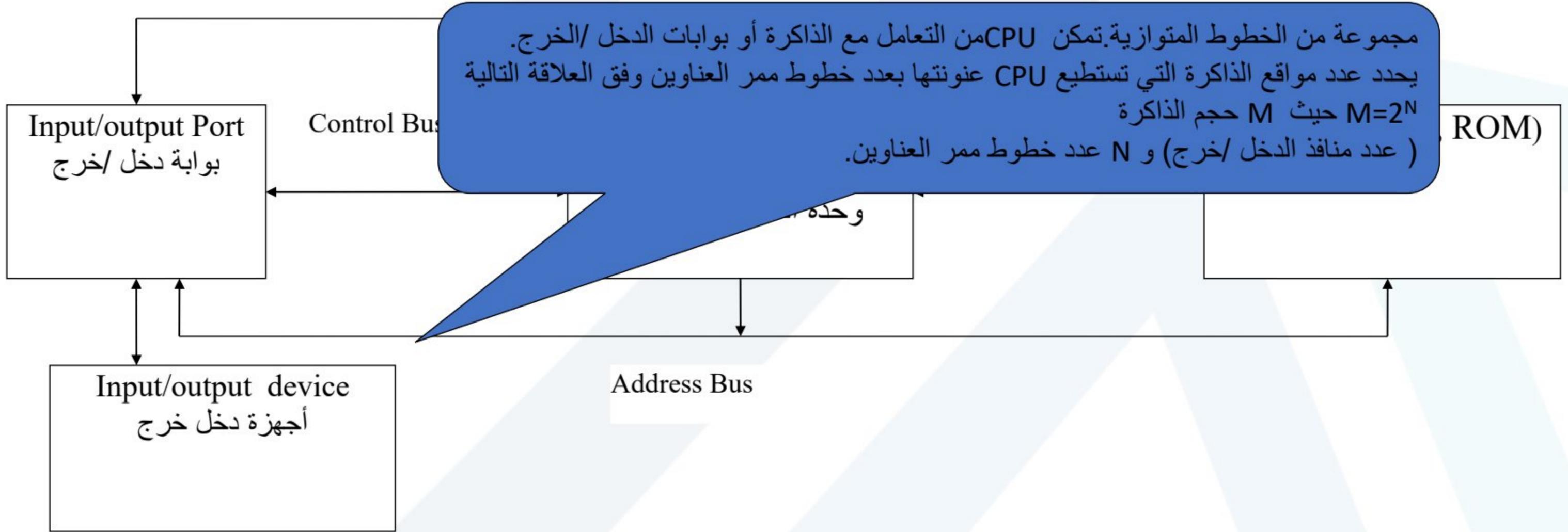


## مقدمة

# بنية الحاسب الصغيري

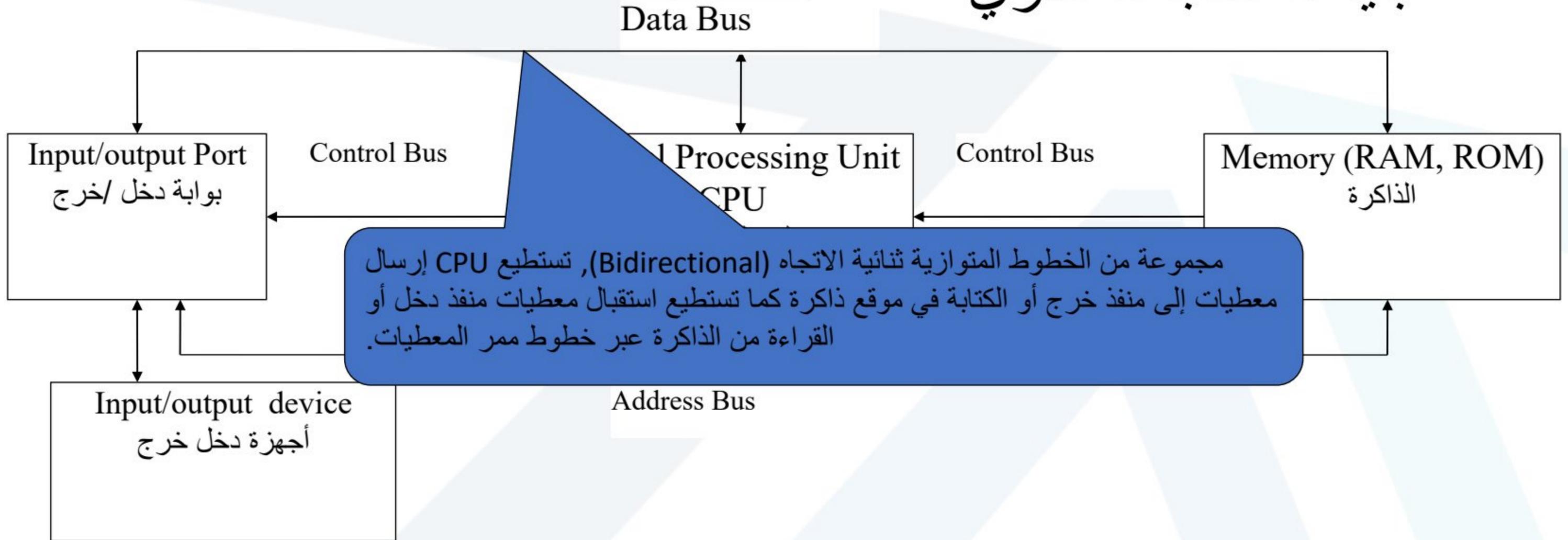
Data Bus

مجموعة من الخطوط المتوازية تمكن CPU من التعامل مع الذاكرة أو بوابات الدخل /الخرج. يحدد عدد مواقع الذاكرة التي تستطيع CPU عنوانتها بعدد خطوط ممر العناوين وفق العلاقة التالية  $M=2^N$  حيث  $M$  حجم الذاكرة ( عدد منافذ الدخل /خرج) و  $N$  عدد خطوط ممر العناوين.



## مقدمة

# بنية الحاسب الصغيري



## طريقة عمل حاسب بسيط

- لقراءة معطيات من المنفذ، ترسل CPU عنوان المنفذ على ممر العناوين وترسل إشارة القراءة من الدخل/خرج على ممر التحكم، وبعدها تأتي المعطيات من المنفذ إلى CPU على ممر المعطيات.
- لكتابة معطيات إلى المنفذ، ترسل CPU عنوان المنفذ على ممر العناوين وترسل المعطيات إلى المنفذ U على ممر المعطيات ثم ترسل إشارة الكتابة إلى الدخل/خرج على ممر التحكم.
- تجلب CPU تعليمات برنامج ما تعليمة تلو الأخرى بشكل متسلسل وتفكك شيفرة التعليمة وتنفذها.

## المميزات الأساسية للمعالج CPU FEATURES

### • تردد الساعة CPU Clock.

- هو التردد الذي يغذي المعالج مقدراً بالـ MHz أو GHz
- وتتعلق سرعة التنفيذ بتردد الساعة.
- يستطيع المعالج Pentium II تنفيذ ما مقداره ثلاث تعليمات كل نبضة ساعة.
- تعتبر سرعة المعالج عدة أمثال من سرعة اللوحة الأم التي تسمى بسرعة الممر الأمامي أو FSB (Front Side Bus).

### • ممر العناوين Address Bus

- يحدد عرضه كمية الذاكرة التي يمكن للمعالج عنونها

$$Mem = 2^n \text{ Byte}$$

## المميزات الأساسية للمعالج CPU FEATURES

### • ممر المعطيات Data Bus

• يطلق عليه أحياناً ممر المعطيات الخارجي External Data Bus و يتراوح طوله من

• 8bit في المعالج 8088

• 16bit 8086 – 80286 و 80386SX

• 32bit 80386DX – 80486

• 64 bit Pentium فما فوق

## المميزات الأساسية للمعالج CPU FEATURES

### • المسجلات الداخلية أو ممر المعالج الداخلي

#### Internal registers (Internal Data Bus)

• 16 bit مثل 8086 و 8088 و 80186

• 32 bit مثل 80386

• 64 bit مثل المعالج Intel Itanium

• طول المسجلات أكبر من طول ممر المعطيات الخارجي كما في 8088 80386SX

• طول المسجلات يساوي طول ممر المعطيات الخارجي مثل المعالج 80486DX،

• ممر المعطيات الخارجي أكبر من طول مسجلات المعالج كما في المعالج Intel Pentium فما فوق.

## المميزات الأساسية للمعالج CPU FEATURES

- الذاكرة المخبئية من المستوى الأول L1 Cache Memory
- تطلق عادة على الذاكرة السريعة SRAM الموجودة على المعالج،
- تعمل بكامل سرعة المعالج.
- تقسم في معالجات الجيل الخامس ( Pentium أو ما يكافئها ) فما فوق إلى قسمين:
  - قسم للمعطيات Data Cache و
  - قسم للشيفرة Code Cache.
- و تعاني الذواكر المخبئية مما يسمى بخطأ الذاكرة المخبئية Cache Miss
- يقدر بـ ١٠% في معالجات Intel Pentium.

## المميزات الأساسية للمعالج CPU FEATURES

- الذاكرة المخبئية من المستوى الثاني Cache Memory L2
- استخدمت لتخفيض الأثر الناتج عن خطأ الذاكرة المخبئية من المستوى الأول.
- ويمكن أن تكون موجودة على اللوحة الأم فتسمى خارجية external أو
- خارج الشريحة Off-Die حيث تعمل بسرعة اللوحة الأم.
- أو تكون موجودة على شريحة المعالج فتسمى On-Die حيث تعمل بكامل سرعة المعالج، أو بنصف سرعة المعالج و في بعض إصدارات المعالج AMD Athlon بثلاث سرعة المعالج.

## المميزات الأساسية للمعالج CPU FEATURES

- نمط التحكم بالنظام System Management Mode SMM
  - وهي مجموعة من الدارات الإلكترونية الموجودة على المعالج بهدف توفير استهلاك المعالج من القدرة عن طريق تخفيض نشاط هذا المعالج في فترات الراحة
  - أصبحت متوفرة منذ ظهور معالجات الجيل الخامس في المعالجات كافة.
- التنفيذ السلمي الفائق SSE Super Scalar Execution
  - قدرة المعالج على تنفيذ أكثر من تعليمة في الوقت نفسه و بشكل عام كل معالج يتمتع بهذه الخاصية يحوي على اثنين أو أكثر من خطوط المعالجة Pipelines.

# المميزات الأساسية للمعالج CPU FEATURES

- مجموعة تعليمات MMX.
- يقال إنها اختصار لـ Multi Media eXtension أو Matrix Math eXtension
- هي مجموعة من التعليمات الإضافية ( ٥٧ تعليمة ) تختص في مجالات الوسائط المتعدد.
- تتميز بكونها مدعومة بتقنية تعليمة وحيدة – مجموعة معطيات SIMD [Single Instruction Multiple Data]

# المميزات الأساسية للمعالج CPU FEATURES

- مجموعة تعليمات Streaming SIMD Extension (SSE)
- تعد تحديثاً لتعليمات MMX، حيث أدخلت هذه الوحدة ٧٠ تعليمة جديدة يستفاد منها في:
  - المعالجة المتقدمة للصورة
  - تحسين أداء الصوت والصورة الناتجة عن DVD
  - عمليات التعرف على الصوت
  - تشفير و فك تشفير (Motion Picture Expert Group) .MPEG
- تقوم وحدة SSE بعمليات حساب الفاصلة العائمة بوحدة مستقلة عن وحدة الفاصلة العائمة Floating Point Unit.

## المميزات الأساسية للمعالج CPU FEATURES

- التنفيذ الديناميكي Dynamic Execution
  - عبارة عن ثلاثة تقنيات بدأت اعتباراً من المعالج Pentium II وهي:
    - التوقع بالتفرعات المتعددة. Multiple Branch Prediction.
    - يسمح بالتنبؤ بموقع التعليمة التالية في الذاكرة بدقة تتجاوز ٩٠%.
    - تحليل جريان المعطيات Data Flow Analysis
      - بحيث يتم تنفيذ أكبر عدد من التعليمات في اللحظة نفسها.
  - التنفيذ التخميني Speculative Execution
    - تقوم بتنفيذ بعض الاستدعاءات و القفزات بشكل مسبق، وتحفظ النتائج بحيث يختصر زمن التنفيذ.

## المميزات الأساسية للمعالج CPU FEATURES

- الممر المزدوج المستقل Dual Independent Bus
- يحوي المعالج على ممر معطيات، أحدهما موصول مع الذاكرة المخبئية من المستوى الثاني، و الآخر موصول إلى ممر النظام، حيث من الملاحظ باستخدام هذه التقنية زيادة معدل نقل البيانات من و إلى المعالج بمقدار ثلاث مرات.
- وحدة الفاصلة العائمة Floating Point Unit
- كانت في الماضي تشكل المعالج الرياضي المساعد Math Coprocessor
- أصبحت منذ المعالج 80486 جزءاً من المعالج.
- تعمل على تنفيذ عمليات الفاصلة العائمة من جمع وضرب وتقسيم بالإضافة إلى الجذور، واللوغاريتمات، والتوابع المثلثية و غيرها.