جَامعة
المَنارة
MANARA UNIVERSITY

الدارات الالكترونية
المحاضرة الرابعة

أ.د. فادي غصنه

مميزة جهد-تيار للمتصل الثنائي

تُعطى معادلة المتصل الثنائي كالآتي:

$$i_D = I_S(e^{v_D/nV_T} - 1)$$

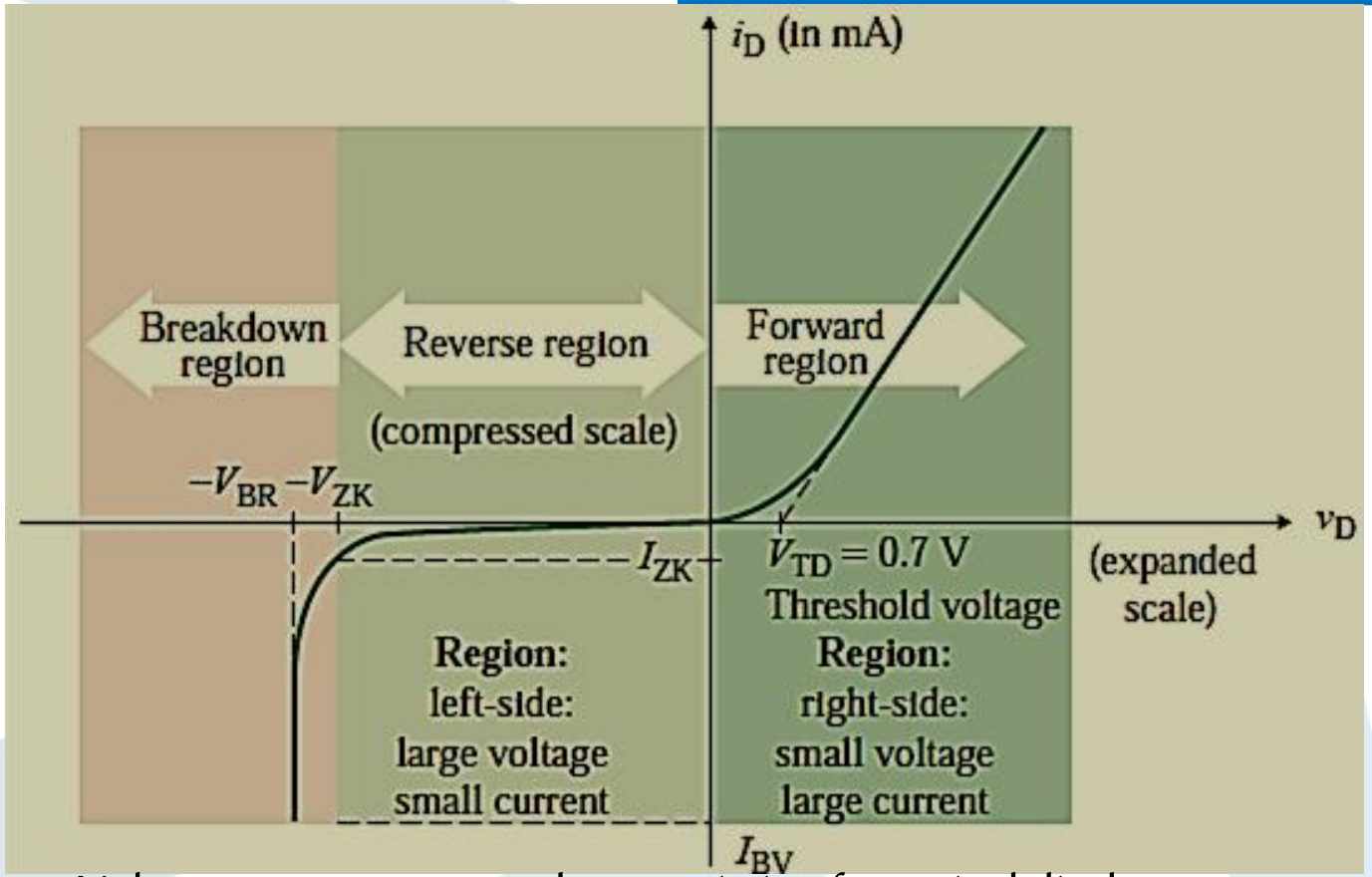
حيث:

i_D التيار المار خلال المتصل الثنائي مقدراً بالأمبير.

v_D الجهد المطبق على طرفي المتصل، جهد القطب الموجب بالنسبة للقطب السالب.

I_S تيار الإشباع العكسي تتراوح قيمته بين 10^{-15} A – 10^{-6}.

n ثابت عملي ويسمى ثابت الأمثلية تتراوح قيمته بين 1 و 2. تتعلق قيمته بنوع المادة المستخدمة لتشكيل المتصل الثنائي. بالنسبة للجرمانيوم $n = 1$ بالنسبة للسيلكون $n = 2$. القيمة العملية للثابت n تتراوح بين 1.8 – 1.1



Voltage-versus-current characteristic of practical diode

مميزة جهد-تيار للمتصل الثنائي

تُعطى قيمة الجهد الحراري على النحو الآتي:

$$V_T = \frac{kT_K}{q}$$

where q = electron charge = 1.6022×10^{-19} coulomb (C)
T_K = absolute temperature in kelvins = $273 + T_{Celsius}$
k = Boltzmann's constant = 1.3806×10^{-23} J per kelvin

تساوي قيمة الجهد الحراري عند درجة حرارة الغرفة $25^{\circ}C$ على النحو الآتي:

$$V_T = \frac{kT_K}{q} = \frac{(1.3806 \times 10^{-23})(273 + 25)}{1.6022 \times 10^{-19}} = \frac{T_K}{11,605.1} \approx 25.8 \text{ mV}$$

تصنف مناطق عمل المتصل الثنائي إلى ثلاث مناطق وفقاً للجهد المطبق على طرفي المتصل الثنائي v_D على النحو الآتي:

Forward-biased region, where $v_D > 0$
Reverse-biased region, where $v_D < 0$
Breakdown region, where $-V_{ZK} > v_D > 0$

Forward-Biased Region

- يعمل المتصل الثنائي في منطقة الانحياز الأمامي عند جهد $v_D > 0$، يمر تيار أمامي صغير جدا من أجل قيم صغيرة للجهد الأمامي، عندما يصبح الجهد المطبق أكبر من جهد العتبة threshold voltage عندها يصبح المصل الثنائي في حالة ON ويمر تيار خلال المتصل الثنائي.
- على سبيل المثال، إذا كان لدينا جهد $v_D = 0.1$ V و n =1 و $V_T = 25.8$ mV، فان التيار i_D يساوي:

$$i_D = I_S(e^{v_D/nV_T} - 1) = I_S(e^{0.1/(1\times 0.0258)} - 1) = I_S(48.23 - 1)$$
$$\approx 48.23 I_S \quad \text{with } 2.1\% \text{ error}$$

- عندما يكون المتصل في حالة الوصل الأمامي (حالة ON)، فإن التيار العكسي يكون أصغر بكثير من التيار الأمامي $i_D >> I_S$، لذلك يمكن إهماله، أي

$$i_D = I_S(e^{v_D/nV_T} - 1) \approx I_S e^{v_D/nV_T}$$

- يمكن حساب الجهد المطبق على المتصل الثنائي كالآتي:

$$v_D = nV_T \ln\left(\frac{i_D}{I_S}\right)$$

Reverse-Biased Region & Breakdown Region

يصبح المتصل في حالة إنحياز عكسي إذا كان الجهد $v_D < 0$، من أجل الحالة

$$-V_{ZK} < v_D < 0.$$

التي تُسمى المنطقة العكسية. يكون التيار المار خلال المتصل الثنائي مساوياً إلى:

$$i_D = I_S(e^{-|v_D|/nV_T} - 1) \approx -I_S$$

حيث $V_T << |v_D|$ لذلك يهمل الجزء الأسي من المعادلة كون أصغر بكثير من 1.

عندما يكون الجهد كبير جداً أكبر من 100 V فإن المتصل الثنائي ينهار ويمر تيار عكسي كبير جداً ويبقى الجهد العكسي ثابتاً عند القيمة V_{BR} التي تسمى جهد الانهيار العكسي breakdown voltage

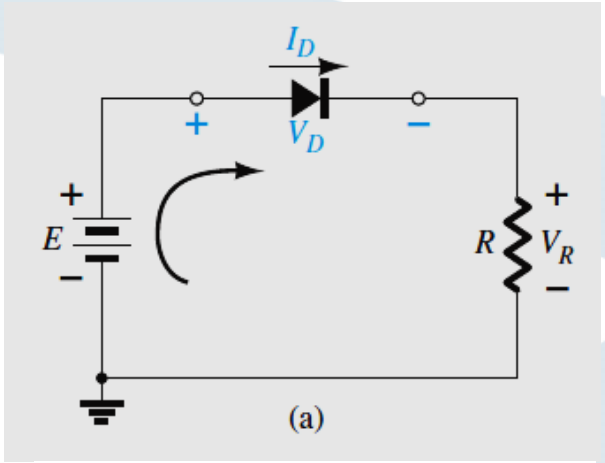
تحليل دارة المتصل الثنائي

بتطبيق قانون كيرشوف للجهد، ينتج:

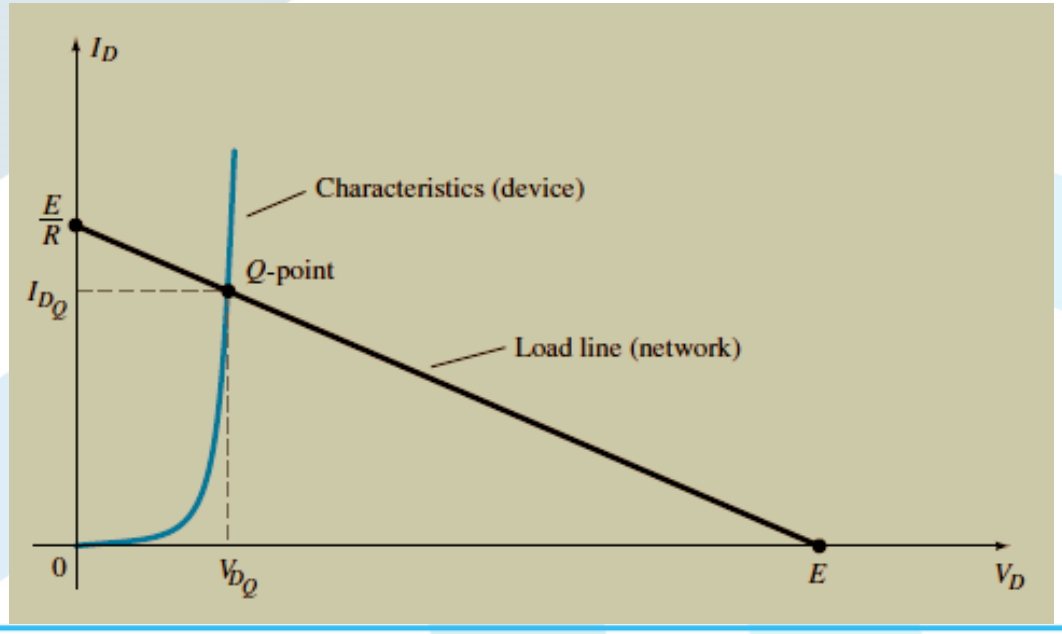
$$+E - V_D - V_R = 0$$

$$E = V_D + I_D R$$

وهي عبارة عن معادلة مستقيم، نُسمي هذا المستقيم **بخط الحمل الساكن.**



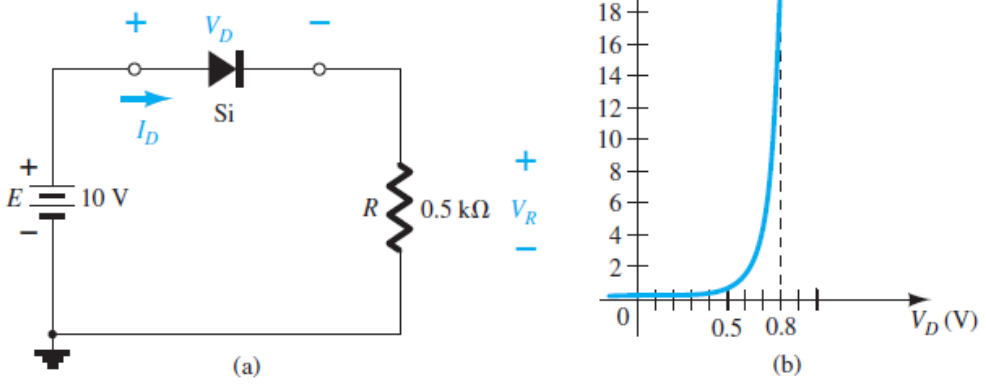
$$I_D = I_s(e^{V_D/nV_T} - 1)$$



بالحل المشترك للمعدلتين، تنتج النقطة Q-point التي تُسمى **نقطة العمل الساكنة.** **نسمي التيار عند هذه النقطة تيار نقطة العمل I_{DQ}، والجهد عندها بجهد نقطة العمل V_{DQ}.**

مثال

من أجل الدارة والمميزة المبينة بالشكل، جد جهد وتيار نقطة العمل.



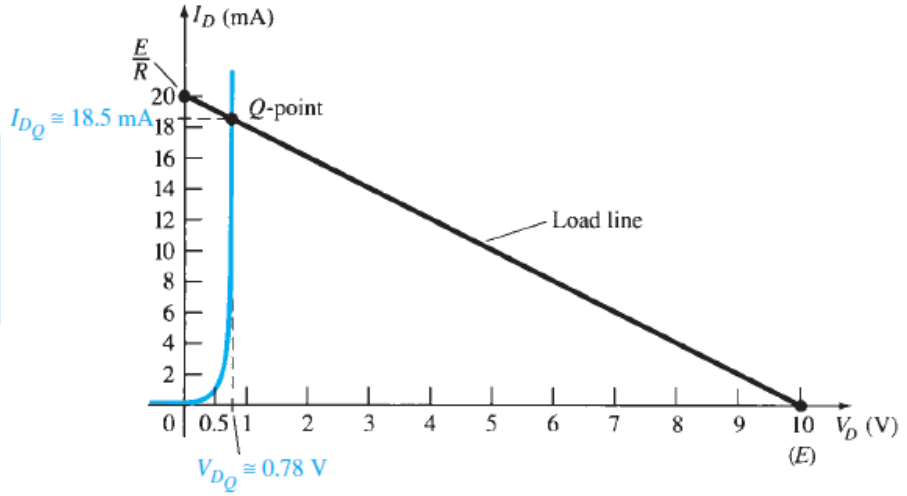
بتطبيق قانون كيرشوف للجهد، ينتج:

$$+E - V_D - V_R = 0$$

$$\boxed{E = V_D + I_D R}$$

$$I_D = \left.\frac{E}{R}\right|_{V_D=0\text{ V}} = \frac{10\text{ V}}{0.5\text{ k}\Omega} = 20\text{ mA}$$

$$V_D = E|_{I_D=0\text{ A}} = 10\text{ V}$$



$$V_{D_Q} \cong 0.78\text{ V}$$

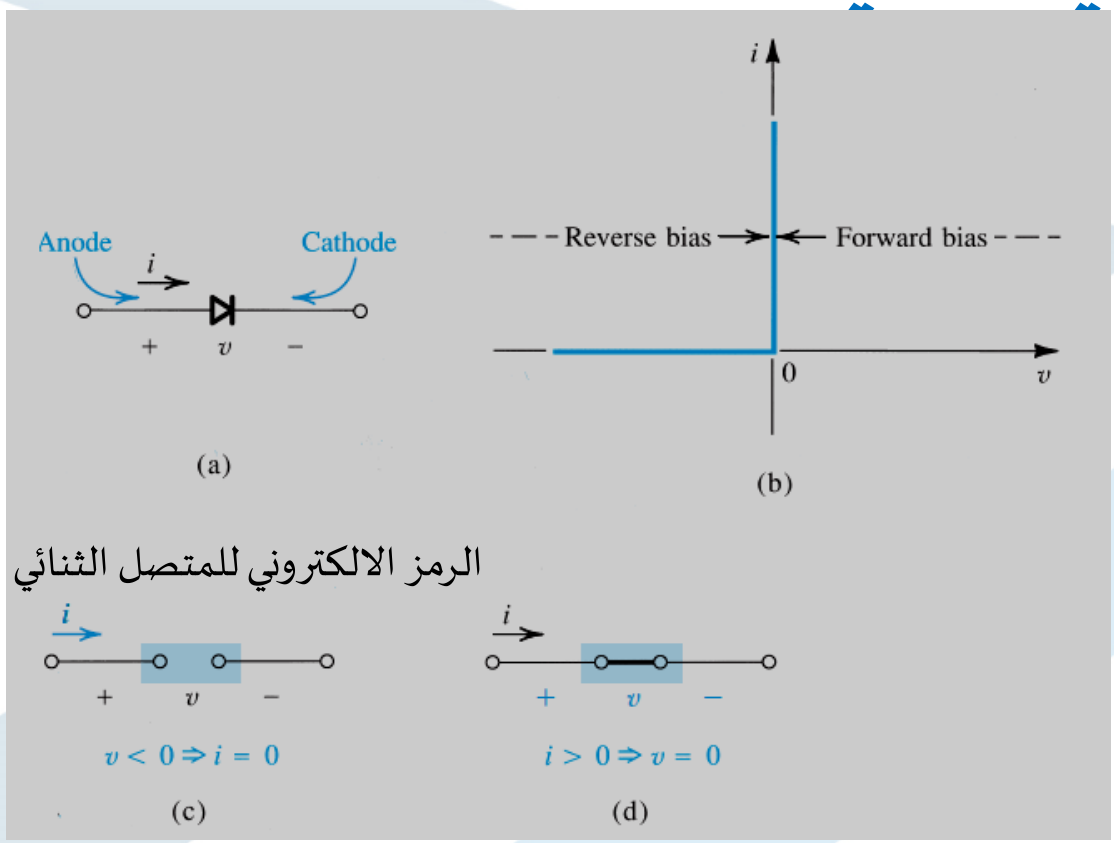
$$I_{D_Q} \cong 18.5\text{ mA}$$

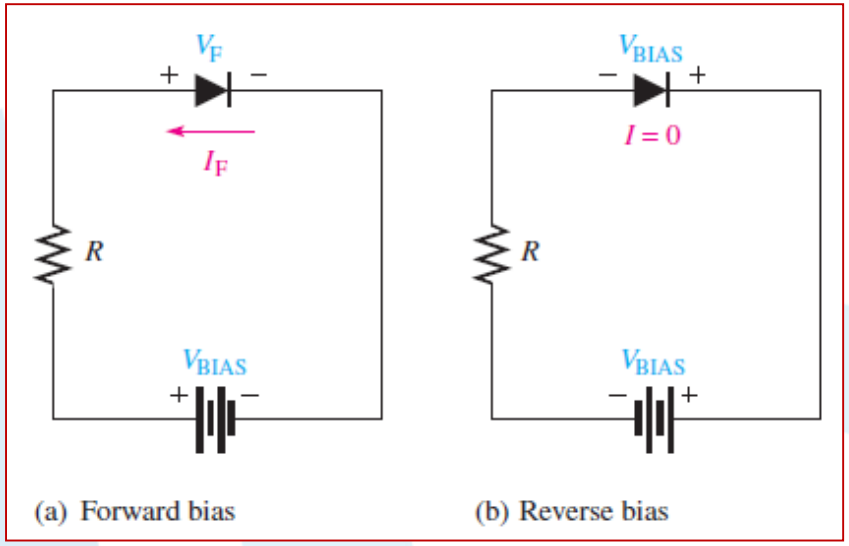
المتصل الثنائي المثالي

يعمل المتصل الثنائي المثالي كمفتاح الكتروني

في حالة الانحياز العكسي: دارة مفتوحة، المفتاح في الحالة Off.

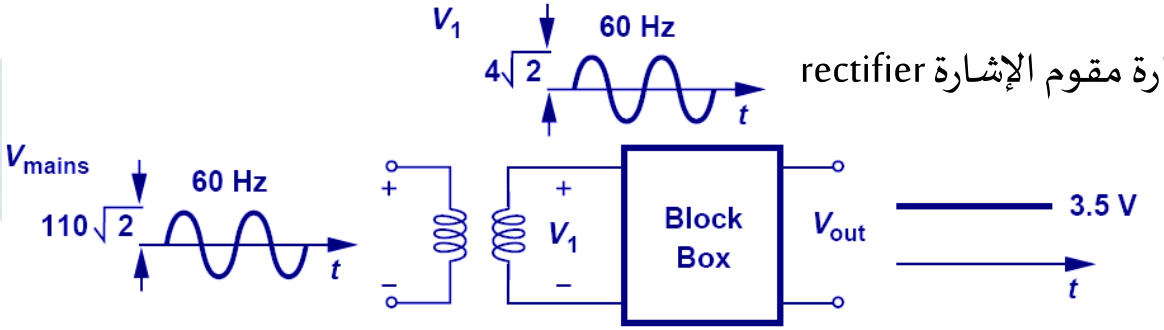
في حالة الانحياز الأمامي: دارة مقصورة، المفتاح في الحالة On.





الدارة المكافئة للمتصل الثنائي: دارة مفتوحة (c) انحياز عكسي ،ودارة مقصورة (d) انحياز أمامي

Diode's Application: Cell Phone Charger

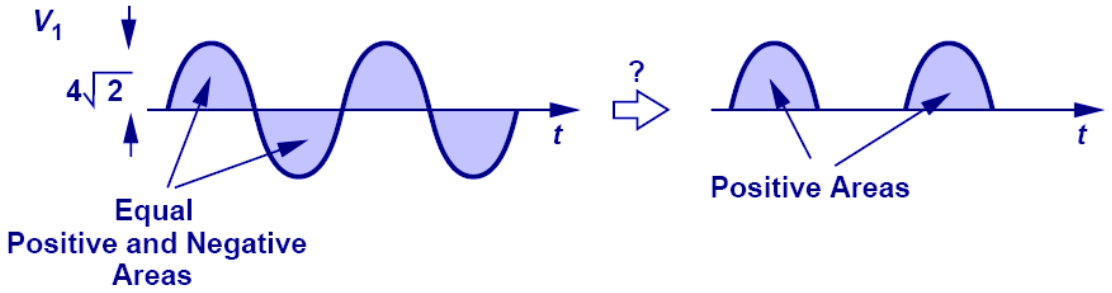


دارة مقوم الإشارة rectifier

إشارة الخرج: مستمرة DC

إشارة الدخل عبارة عن إشارة متناوبة

(a)

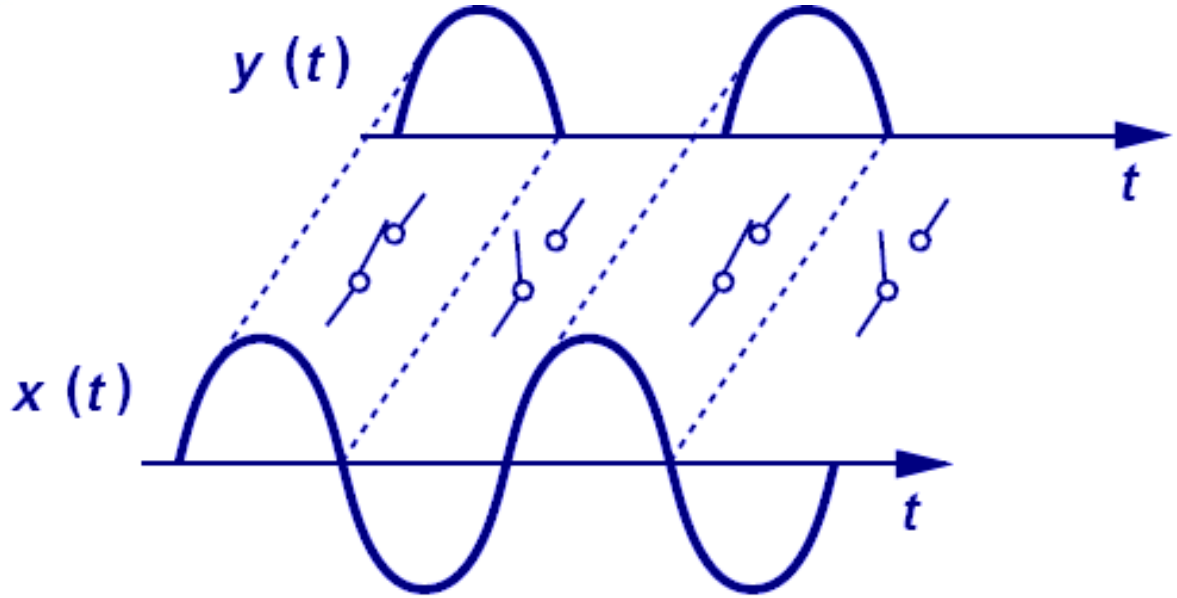


(b)

أحد أهم التطبيقات للمتصل الثنائي عمله كشاحن charger.

يقوم المتصل الثنائي فقط بتمرير الجزء الموجب من إشارة الدخل المتناوبة.

Diode's Action in The Black Box (Ideal Diode)



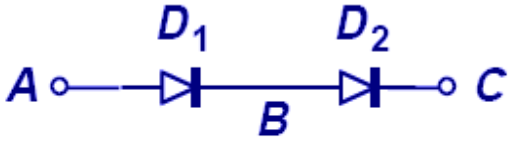
إشارة الخرج

إشارة الدخل

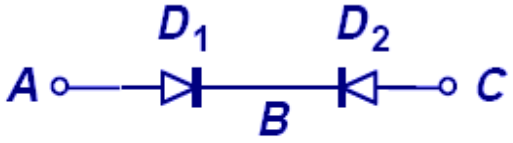
يسلك المتصل الثنائي كدارة مقصورة خلال الجزء الموجب من إشارة الدخل (حالة الانحياز الأمامي)، يسمح بتمرير إشارة الدخل.

يسلك المتصل الثنائي كدارة مفتوحة خلال الجزء السالب من إشارة الدخل (حالة الانحياز العكسي)، يمنع الجزء السالب من المرور.

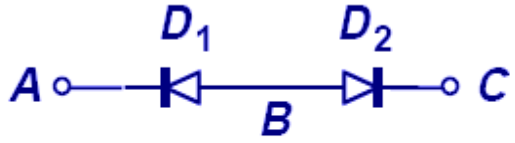
Diodes in Series



(a)



(b)

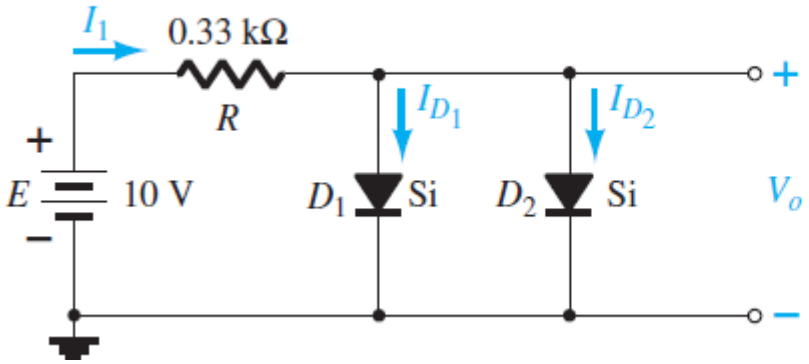


(c)

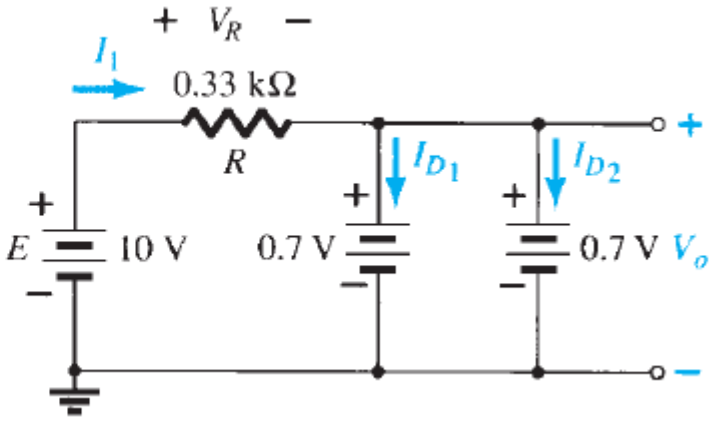
لا يمكن وصل المتصلات الثنائية على التسلسل بشكل عشوائي
فقط الحالة (a) هي الحالة المسموحة التي تسمح بمرور التيار في حالة الانحياز الأمامي.
بينما الحالة (b) والحالة (c) حالات ممنوعة.

مثال

من أجل الدارة المبينة في الشكل، جد I_{D1}، I_{D2}، I، V_o.



$$V_o = \mathbf{0.7\ V}$$

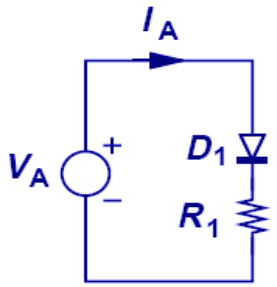


كما هو واضح فإن المتصل الأول والثاني في الحالة ON، تصبح الدارة كما هو مبين أعلاه.

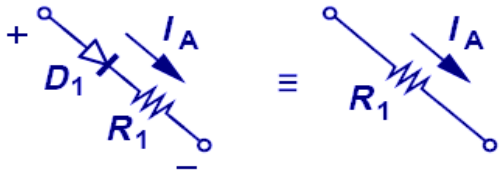
$$I_1 = \frac{V_R}{R} = \frac{E - V_D}{R} = \frac{10\ \text{V} - 0.7\ \text{V}}{0.33\ \text{k}\Omega} = \mathbf{28.18\ mA}$$

$$I_{D_1} = I_{D_2} = \frac{I_1}{2} = \frac{28.18\ \text{mA}}{2} = \mathbf{14.09\ mA}$$

Diode-Resistor Combination

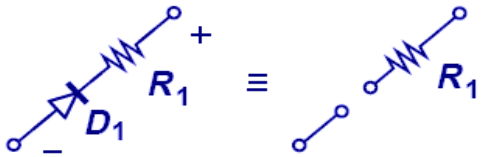


(a)



(b)

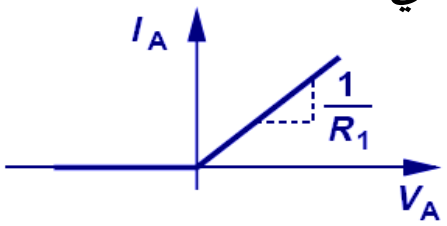
انحياز أمامي



(c)

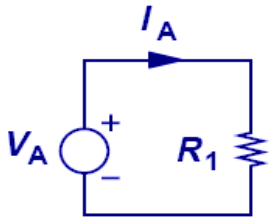
انحياز عكسي

The IV characteristic of this diode-resistor combination is zero for negative voltages and Ohm's law for positive voltages.



(d)

I/V characteristic,



(e)

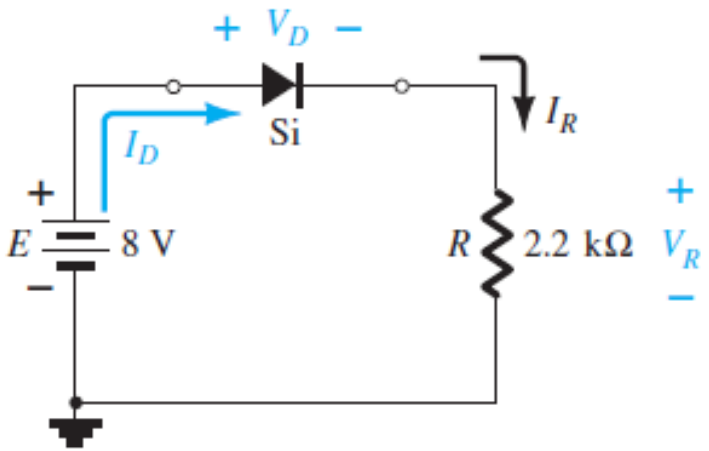
equivalent circuit if *D1 is on*

We surmise that, if $V_A > 0$, the diode is on (b) and $I_A = V_A/R_1$ because $V_{D1} = 0$ for an ideal diode. On the other hand, if $V_A < 0$, D1 is probably off (c) and $I_D = 0$. (d) plots the resulting I/V characteristic.

مثال

من أجل الدارة المبينة في الشكل، جد I_D ,V_R ,V_D.

اتجاه التيار ID يشير أن المتصل الثنائي في الحالة ON.

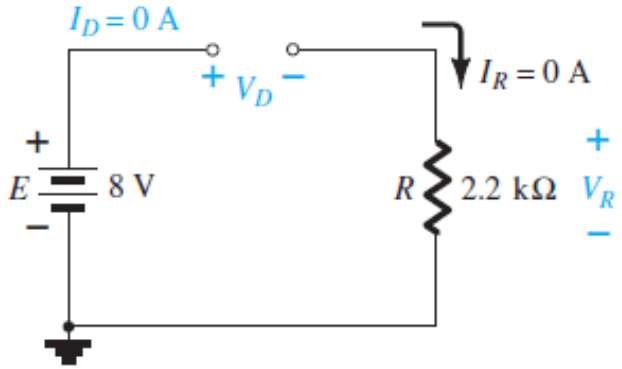


$$V_D = \mathbf{0.7\ V}$$

$$V_R = E - V_D = 8\ \text{V} - 0.7\ \text{V} = \mathbf{7.3\ V}$$

$$I_D = I_R = \frac{V_R}{R} = \frac{7.3\ \text{V}}{2.2\ \text{k}\Omega} \cong \mathbf{3.32\ mA}$$

في حال عكسنا اتجاه المتصل الثنائي، يكون في هذه الحالة المتصل في الحالة OFF، بتطبيق كيرشوف ينتج:

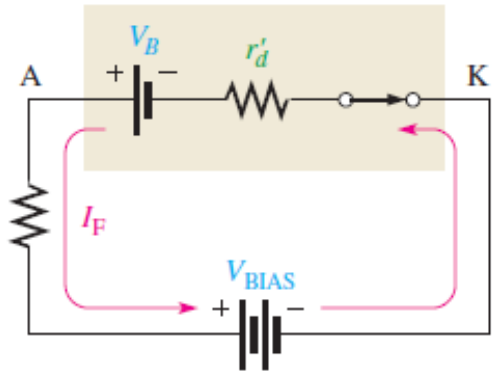


$$E - V_D - V_R = 0$$

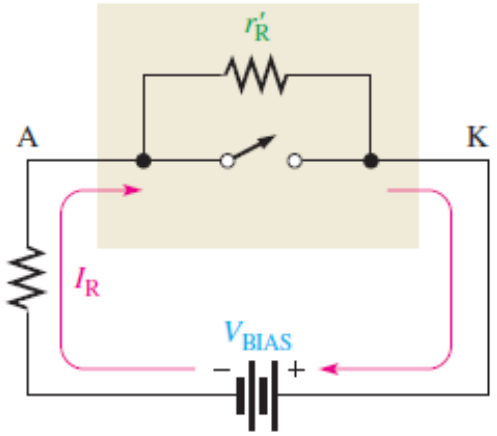
$$V_D = E - V_R = E - 0 = E = 8\ \text{V}$$

The Complete Diode Model

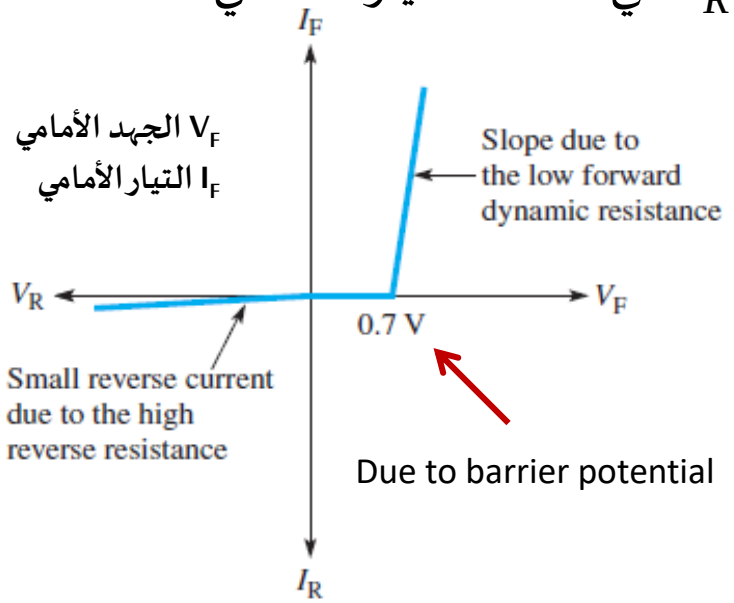
بالنسبة للنموذج الكامل للمتصل الثنائي: يُكافئ المتصل الثنائي بمقاومة صغيرة جداً r'_d في حالة الانحياز الأمامي. ويكافئ المتصل الثنائي بمقاومة كبيرة جداً r'_R في حالة الانحياز العكسي.



(a) Forward bias



(b) Reverse bias



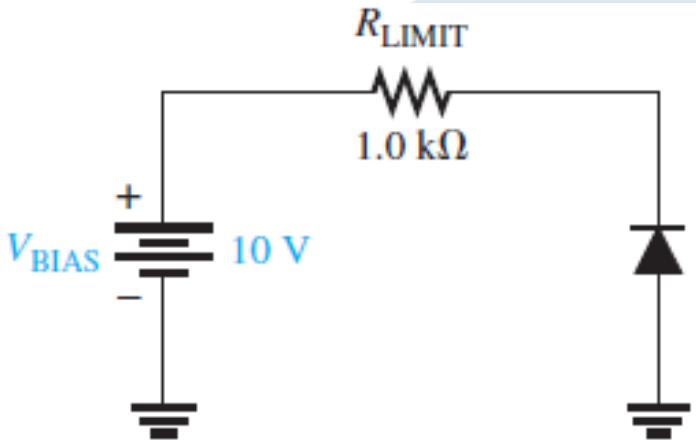
(c) *V-I* characteristic curve

$$V_F = 0.7\,V + I_F r'_d$$

$$I_F = \frac{V_{BIAS} - 0.7\,V}{R_{LIMIT} + r'_d}$$

مثال

جد الجهد والتيار الأمامي للمتصل الثنائي للنموذج المثالي والنموذج العملي والنموذج الكامل للدارة المبينة في الشكل.



Ideal model:

$$I_R = 0\,A$$
$$V_R = V_{BIAS} = 10\,V$$
$$V_{R_{LIMIT}} = 0\,V$$

Practical model:

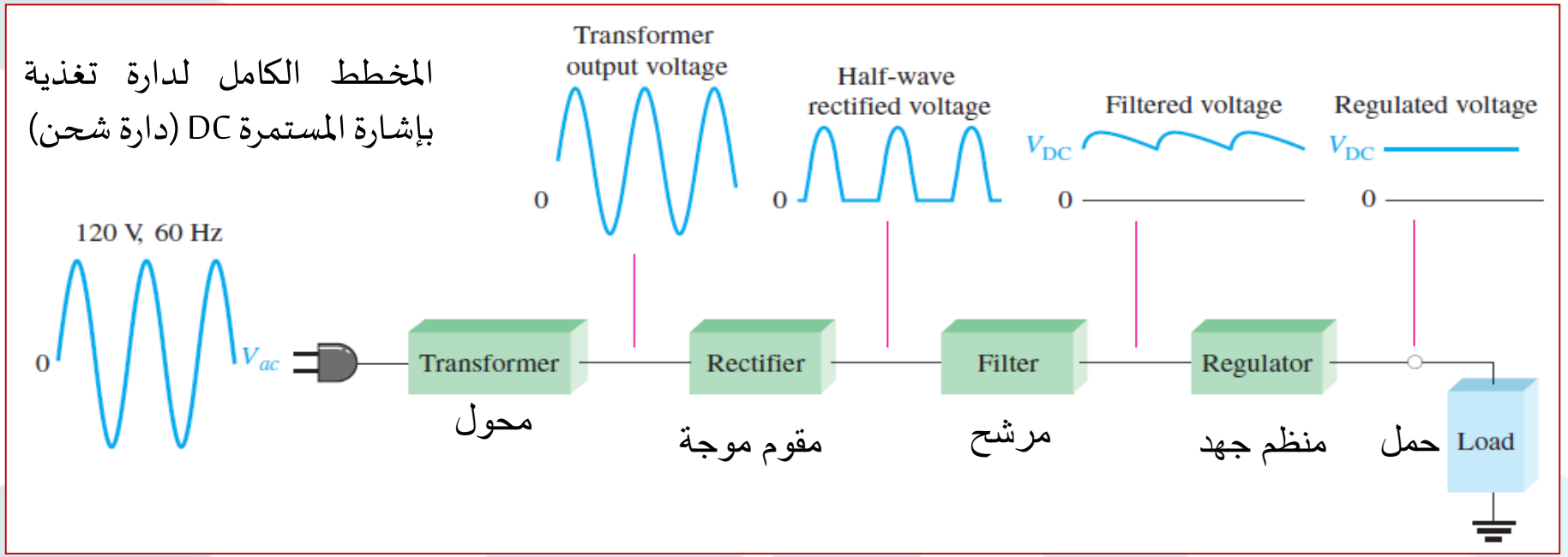
$$I_R = 0\,A$$
$$V_R = V_{BIAS} = 10\,V$$
$$V_{R_{LIMIT}} = 0\,V$$

Complete model:

$$I_R = 1\,\mu A$$
$$V_{R_{LIMIT}} = I_R R_{LIMIT} = (1\,\mu A)(1.0\,k\Omega) = 1\,mV$$
$$V_R = V_{BIAS} - V_{R_{LIMIT}} = 10\,V - 1\,mV = 9.999\,V$$

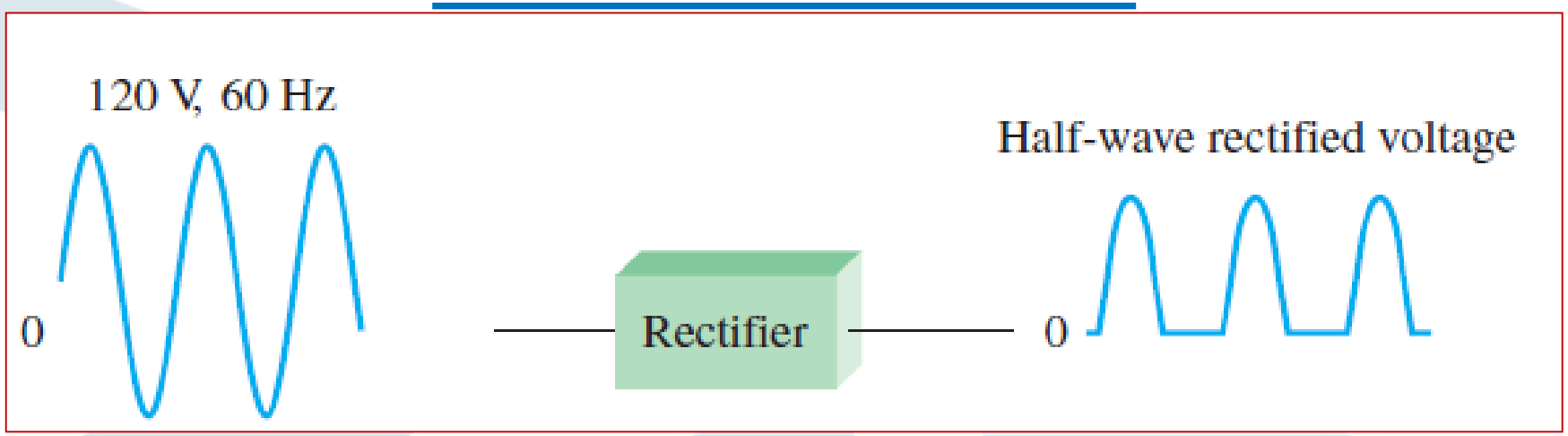
The Basic DC Power Supply

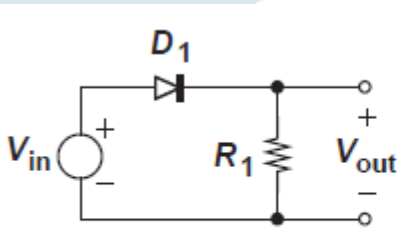
المخطط الكامل لدارة تغذية بإشارة المستمرة DC (دارة شحن)

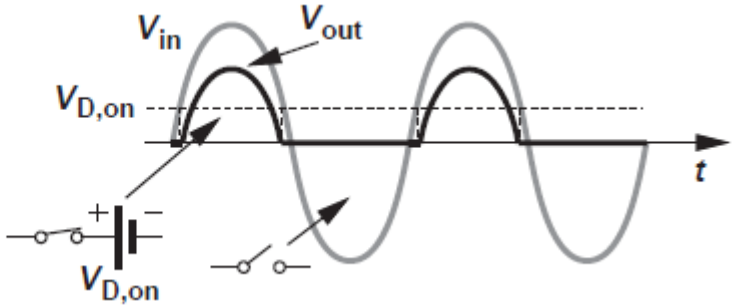


تطبق إشارة الدخل المتناوبة AC على دخل المحول، يحث يقوم المحول بتخفيض قيمة مطال الدخل إلى القيمة المطلوبة حسب نسبة تحويل المحول (تتعلق بعدد لفات الملف الأولي وعدد ملفات الملف الثانوي)، لكنها تبقى إشارة متناوبة. تقوم دارة مقوم الموجة (سواء أكان مقوم نصف موجة أم مقوم موجة كاملة) بتحويل الإشارة المتناوبة إلى إشارة مستمرة نبضية. تقوم دارة المرشح بحذف التعرجات في موجة الدخل، ويُعطي على خرجه إشارة مستمرة dc ناعمة. تقوم دارة المنظم بمحافظة على قيمة جهد خرج ثابتة (بغض النظر عن تغيرات إشارة الدخل)، تقدم هذه الإشارة المستمرة إلى الحمل.

Half-wave rectifier



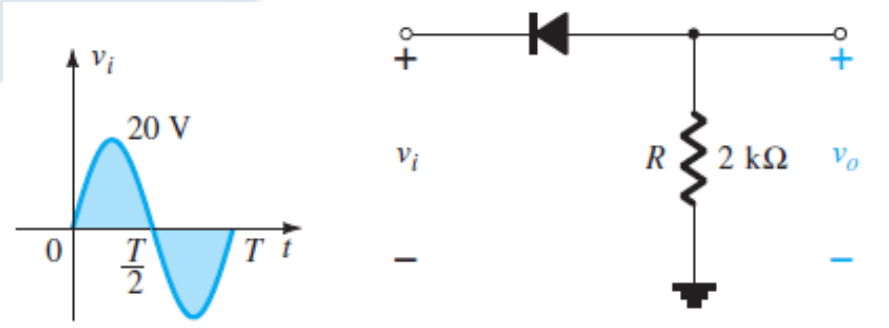




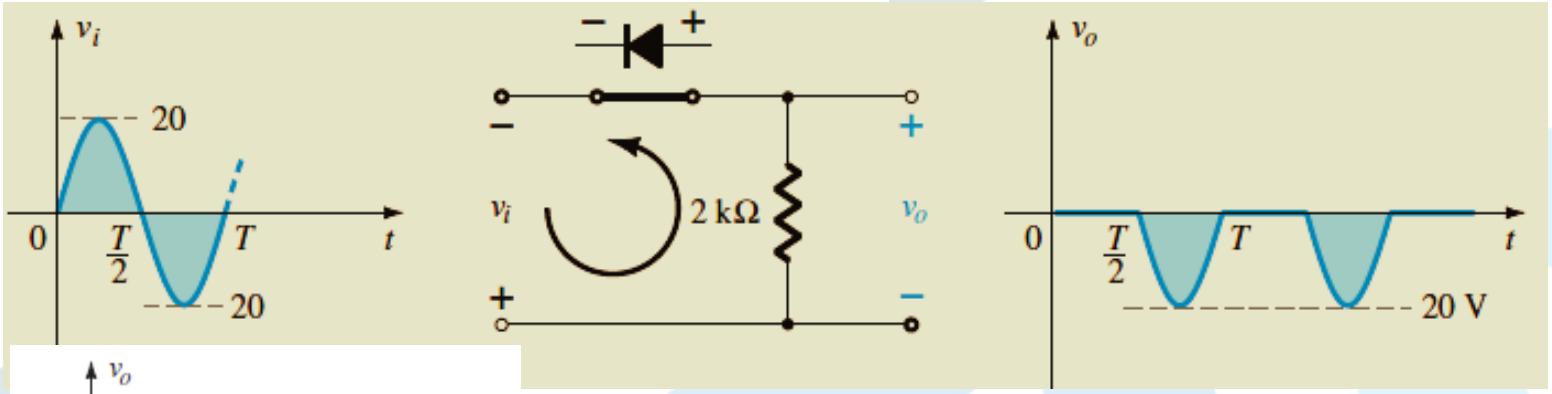
مقوم نصف الموجة

مثال

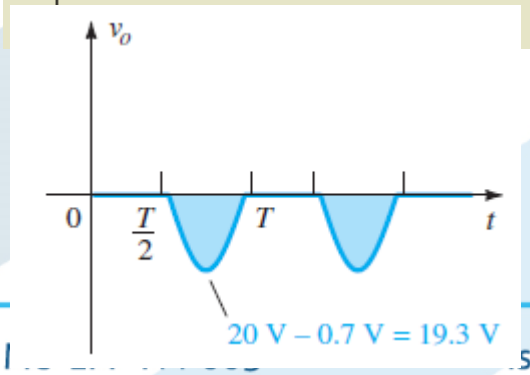
ارسم اشارة الخرج v_o محدد مستوى dc (القيمة المتوسطة)



$$V_{dc} = -0.318V_m = -0.318(20\text{ V}) = \mathbf{-6.36\text{ V}}$$



من أجل متصل ثنائي سيلكوني0.7 Vإذا أخذنا بعين الاعتبار الجهد



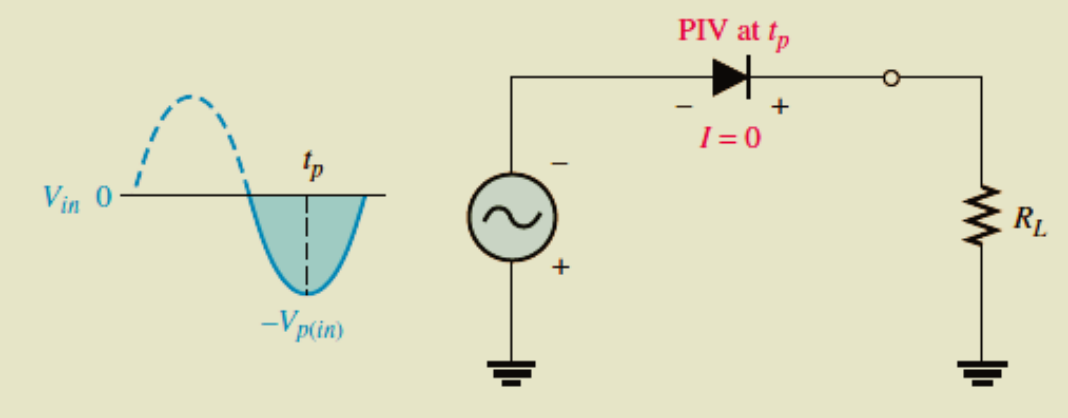
$$V_{dc} \cong -0.318(V_m - 0.7\text{ V}) = -0.318(19.3\text{ V}) \cong \mathbf{-6.14\text{ V}}$$

Peak Inverse Voltage (PIV)

تساوي قمة الجهد العكسي PIV (قيمة مهمة في عملية تصنيع المتصل الثنائي) إلى قيمة القمة لجهد الدخل السالب. يجب أن تكون قيمة القمة السالبة لإشارة الدخل أقل بـ 20% من جهد انهيار المتصل الثنائي.

بمعنى يجب أن يُصنع المتصل الثنائي بحيث تكون:

$PIV \geq V_p$ (peak value for negative input signal)

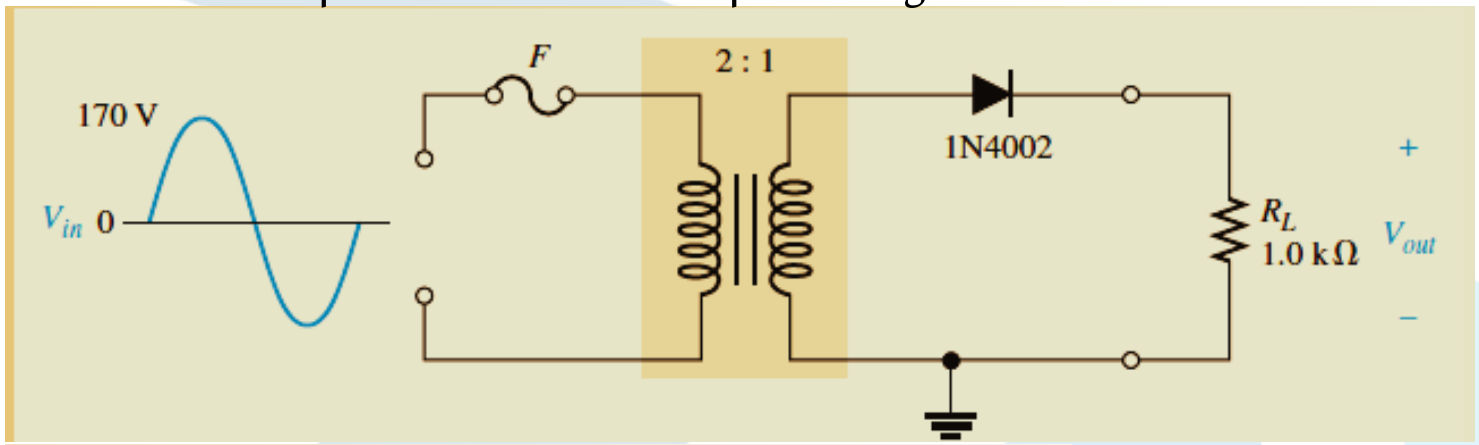


For the diode the maximum value of reverse voltage, designated as PIV, occurs at the peak of each negative alternation of the input voltage when the diode is reverse-biased. A diode should be rated at least 20% higher than the PIV.

$$\mathbf{PIV} = V_{p(in)}$$

مثال

Determine the peak value of the output voltage, if the turns ratio is 0.5.



$$V_{p(pri)} = V_{p(in)} = 170\text{ V}$$

The peak secondary voltage is

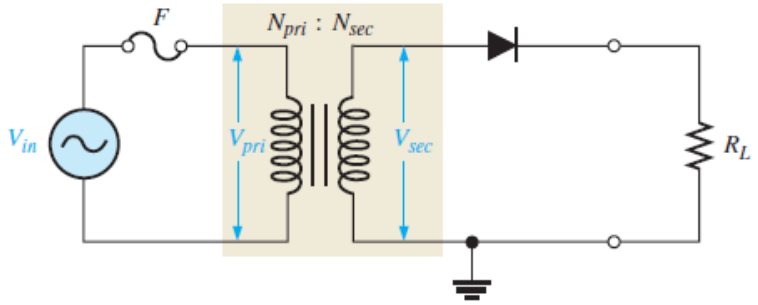
$$V_{p(sec)} = nV_{p(pri)} = 0.5(170\text{ V}) = 85\text{ V}$$

The rectified peak output voltage is

$$V_{p(out)} = V_{p(sec)} - 0.7\text{ V} = 85\text{ V} - 0.7\text{ V} = \mathbf{84.3\text{ V}}$$

where $V_{p(sec)}$ is the input to the rectifier.

Half-wave rectifier with transformer coupled input voltage.

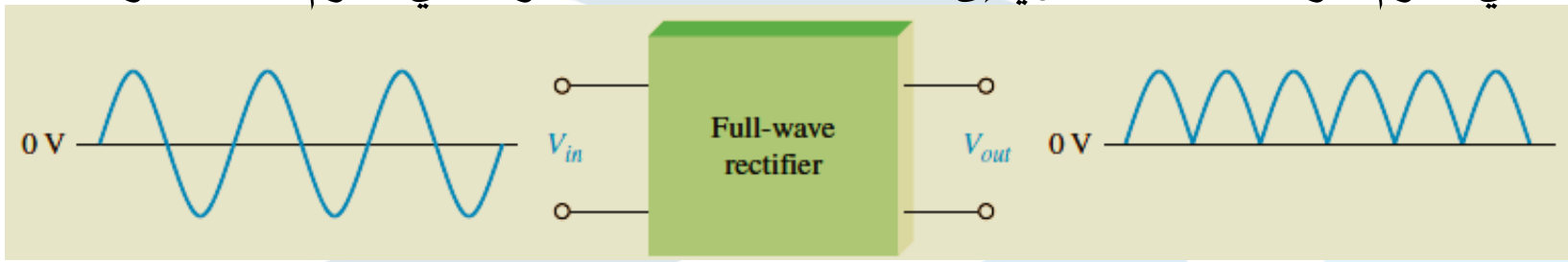


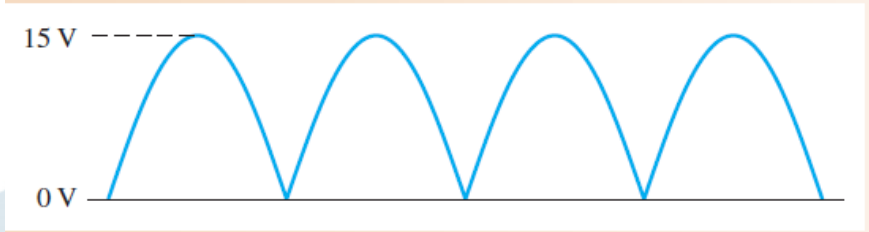
$$\text{PIV} = V_{p(sec)}$$

The peak secondary voltage, Vp(sec),

FULL-WAVE RECTIFIERS

تقوم دارة مقوم الموجة الكاملة بتمرير الجزء الموجب من إشارة الدخل خلال نصف الدور الأول، وخلال الجزء السالب تقوم دارة المقوم بقلب إشارة الدخل من السالب إلى الموجب، وتمريرها إلى الخرج خلال الزاوية نصف الدور الثاني للإشارة الدخل. كما هو ملاحظ فإن عدد النبضات الموجبة في مقوم الموجة الكاملة يساوي إلى ضعف عدد النبضات الموجبة في مقوم نصف الموجة.





$$V_{AVG} = \frac{2V_p}{\pi} = \frac{2(15\text{ V})}{\pi} = \mathbf{9.55\text{ V}}$$

V_{AVG} is 63.7% of V_p.

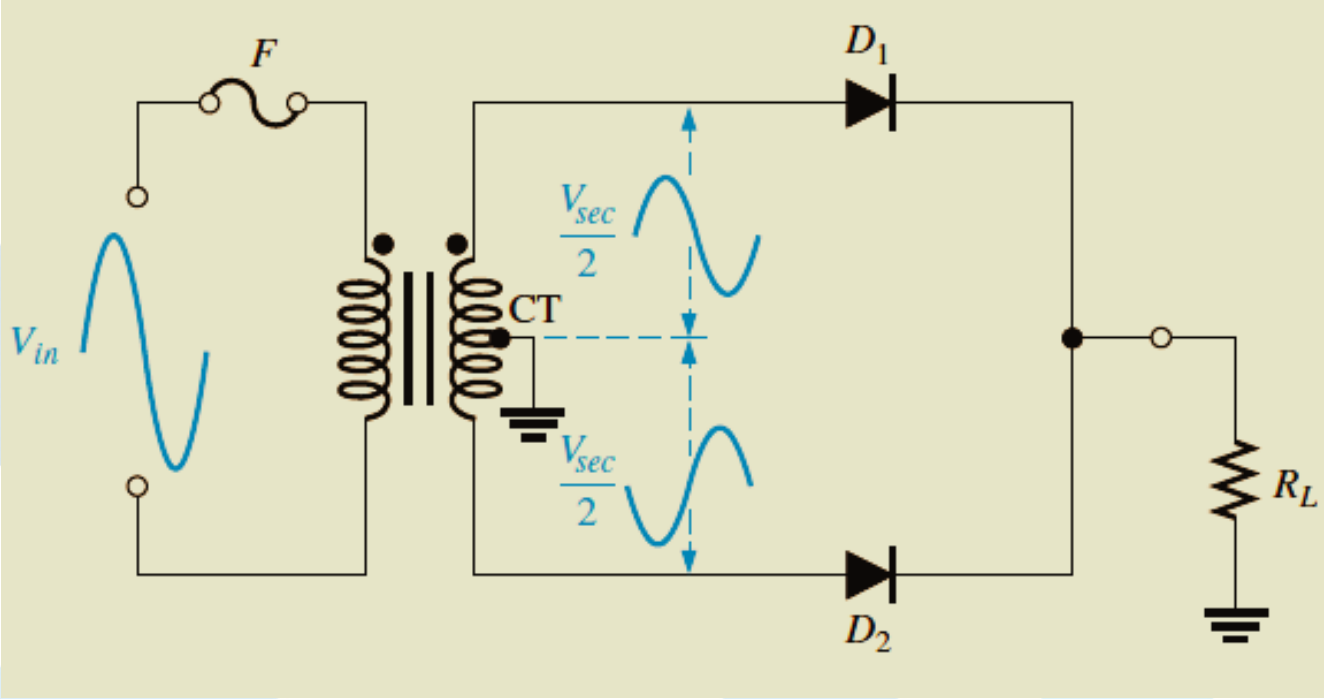
تُعطى القيمة المتوسطة لدارة مقوم الموجة الكاملة بالعلاقة الآتية:

$$V_{AVG} = \frac{2V_p}{\pi}$$

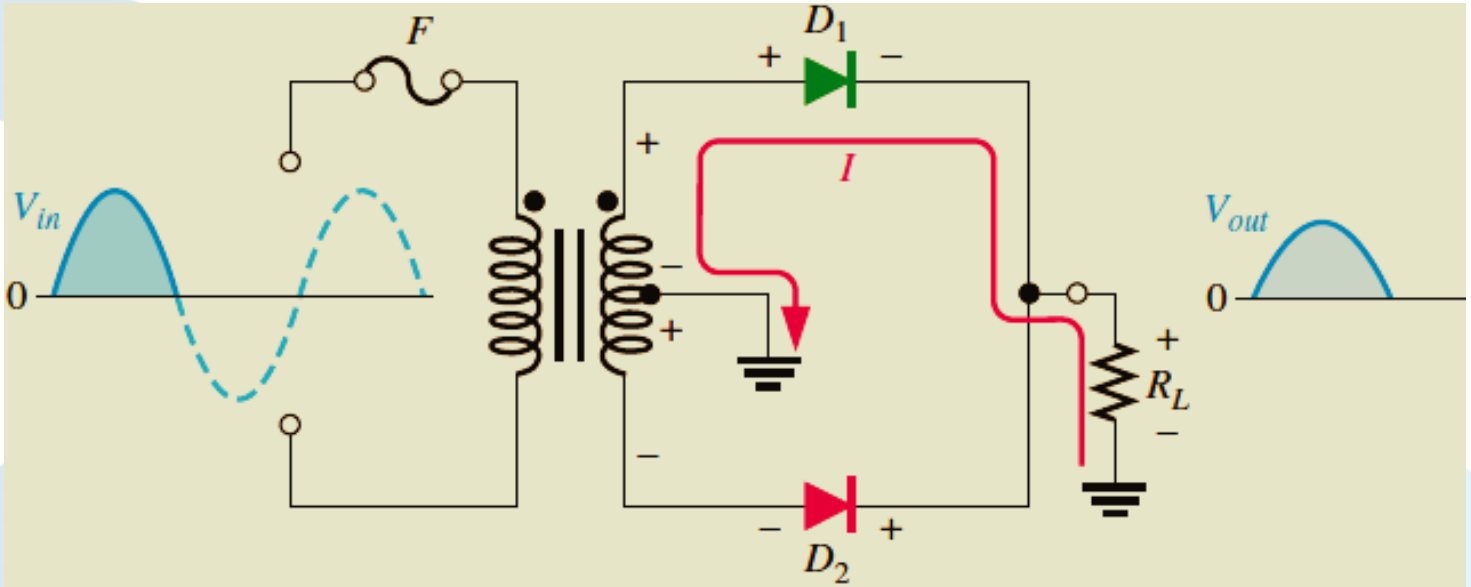
V_{AVG} is approximately 63.7% of V_p for a full-wave rectified voltage.

Center-Tapped Full-Wave Rectifier Operation

تتكون دارة مقوم الموجة الكاملة من محول بعلامة وسطى في الملف الثانوي يعطي على خرجه إشارتين متناوبتين، مطال كل منهما يساوي نصف مطال إشارة الدخل، وبينهما فرق في الطور 180° درجة.



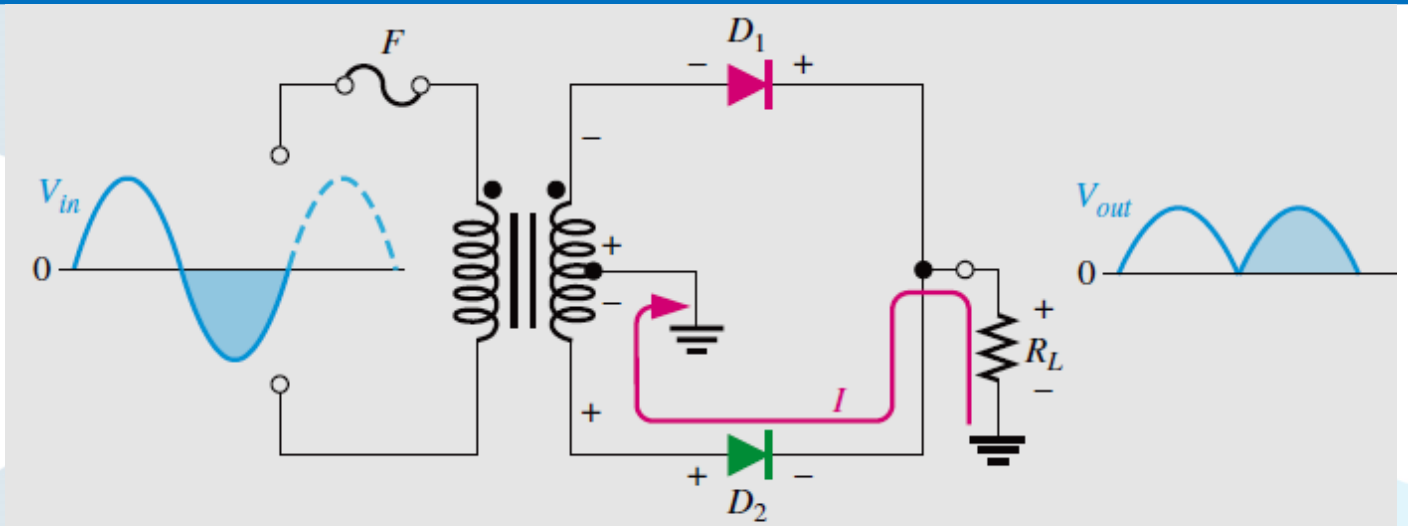
Center-Tapped Full-Wave Rectifier Operation



(a) During positive half-cycles, D_1 is forward-biased and D_2 is reverse-biased.

من أجل الجزء الموجب من إشارة الدخل المتناوبة، قطبية إشارتي الخرج في الملف الثانوي مبينة في الشكل. كما هو واضح فإن المتصل الثنائي D1 يكون في حالة انحياز أمامي، الذي يسمح بمرور تيار الجزء الموجب من الإشارة إلى مقاومة الحمل، أما المتصل الثنائي D2 فإنه يكون في حالة انحياز عكسي، الذي يمنع مرور الجزء الموجب من الإشارة.

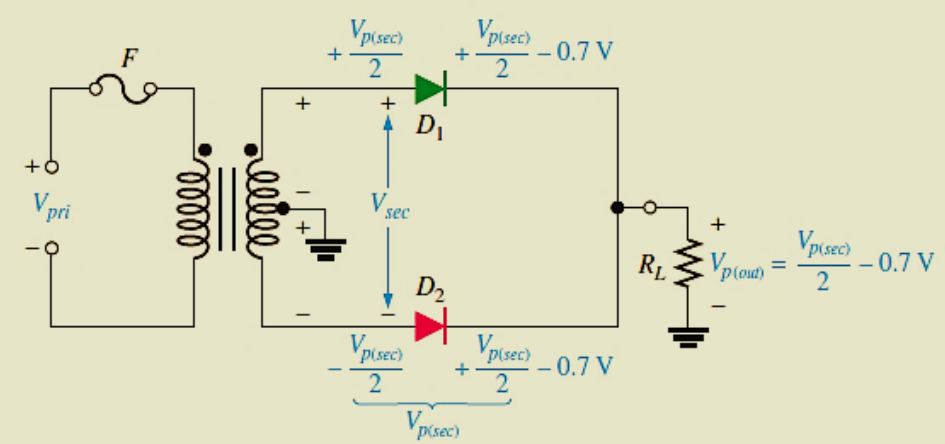
Center-Tapped Full-Wave Rectifier Operation



(b) During negative half-cycles, D_2 is forward-biased and D_1 is reverse-biased.

من أجل الجزء السالب من إشارة الدخل المتناوبة، قطبية إشارتي الخرج في الملف الثانوي مبينة في الشكل. كما هو واضح فإن المتصل الثنائي D_2 يكون في حالة انحياز أمامي، الذي يسمح بمرور تيار الجزء الموجب من الإشارة إلى مقاومة الحمل، أما المتصل الثنائي D_1 فإنه يكون في حالة انحياز عكسي، الذي يمنع مرور الجزء الموجب من الإشارة. تظهر على الخرج على طرفي الحمل كما هو موضح في الشكل، كإشارة dc مقومة.

Peak Inverse Voltage



The peak inverse voltage across D_2 is

$$\text{PIV} = \left(\frac{V_{p(sec)}}{2} - 0.7\text{ V}\right) - \left(-\frac{V_{p(sec)}}{2}\right) = \frac{V_{p(sec)}}{2} + \frac{V_{p(sec)}}{2} - 0.7\text{ V}$$

$$= V_{p(sec)} - 0.7\text{ V}$$

Since $V_{p(out)} = V_{p(sec)}/2 - 0.7\text{ V}$, then by multiplying each term by 2 and transposing,

$$V_{p(sec)} = 2V_{p(out)} + 1.4\text{ V}$$

Therefore, by substitution, the peak inverse voltage across either diode in a full-wave center-tapped rectifier is

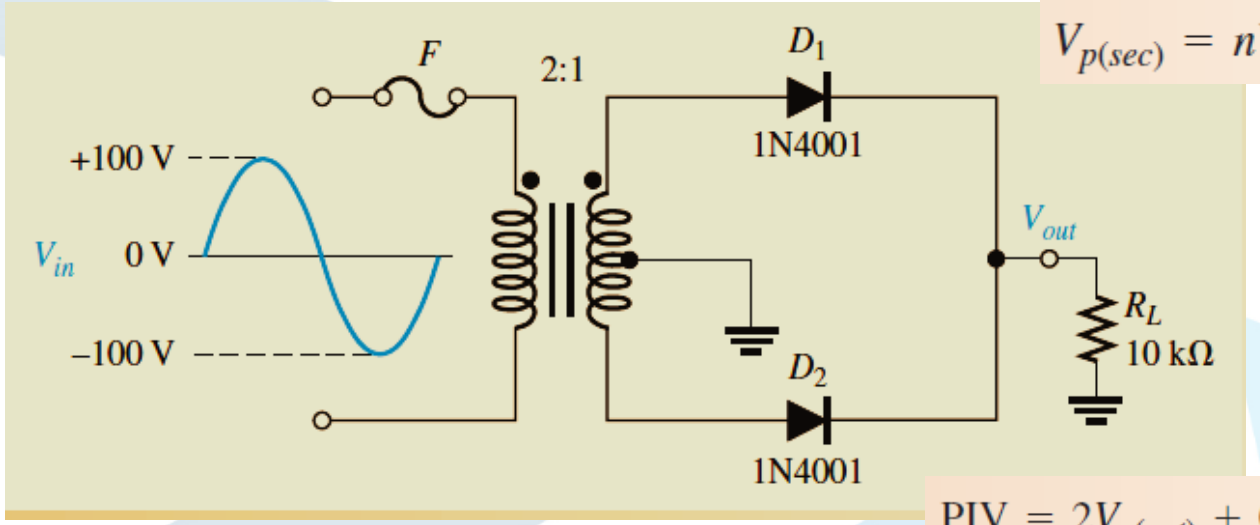
$$\textbf{PIV} = \mathbf{2}V_{p(out)} + \mathbf{0.7\text{ V}}$$

الإشارة المطبقة على المتصل الثنائي تتسبب بتناوب الانحياز الأمامي والانحياز العكسي بالنسبة للمتصل الثنائي. يجب أن تكون القيمة العظمى للجهد العكسي لكل متصل ثنائي تتحمل قيمة القمة للملف الثانوي Vp(sec).

كما هو واضح من الشكل فإن D1 في حالة انحياز أمامي، و D2 في حالة انحياز عكسي.

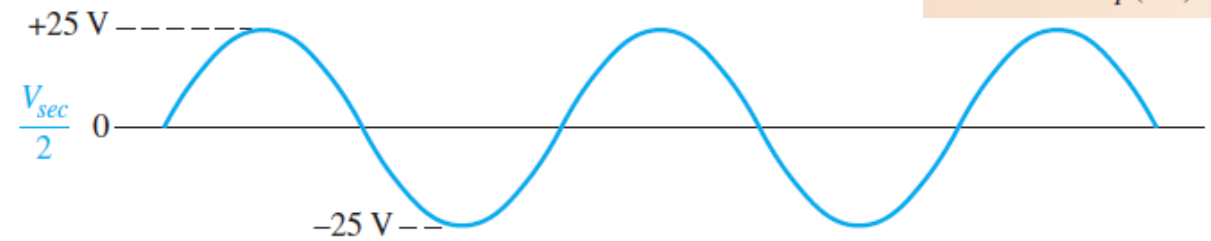
الجهد الكلي للملف الثانوي يملك القطبية المبينة في الشكل.

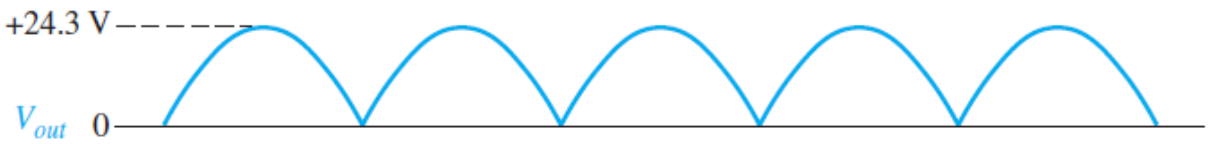
مثال: حساب PIV



$$V_{p(sec)} = nV_{p(pri)} = 0.5(100\text{ V}) = 50\text{ V}$$

$$\text{PIV} = 2V_{p(out)} + 0.7\text{ V} = 2(24.3\text{ V}) + 0.7\text{ V} = \mathbf{49.3\text{ V}}$$





Bridge Full-Wave Rectifier Operation

تتألف دارة مقوم الموجة الكاملة الجسرية من أربع متصلات ثنائية مربوطة كما هو موضح في الشكل.

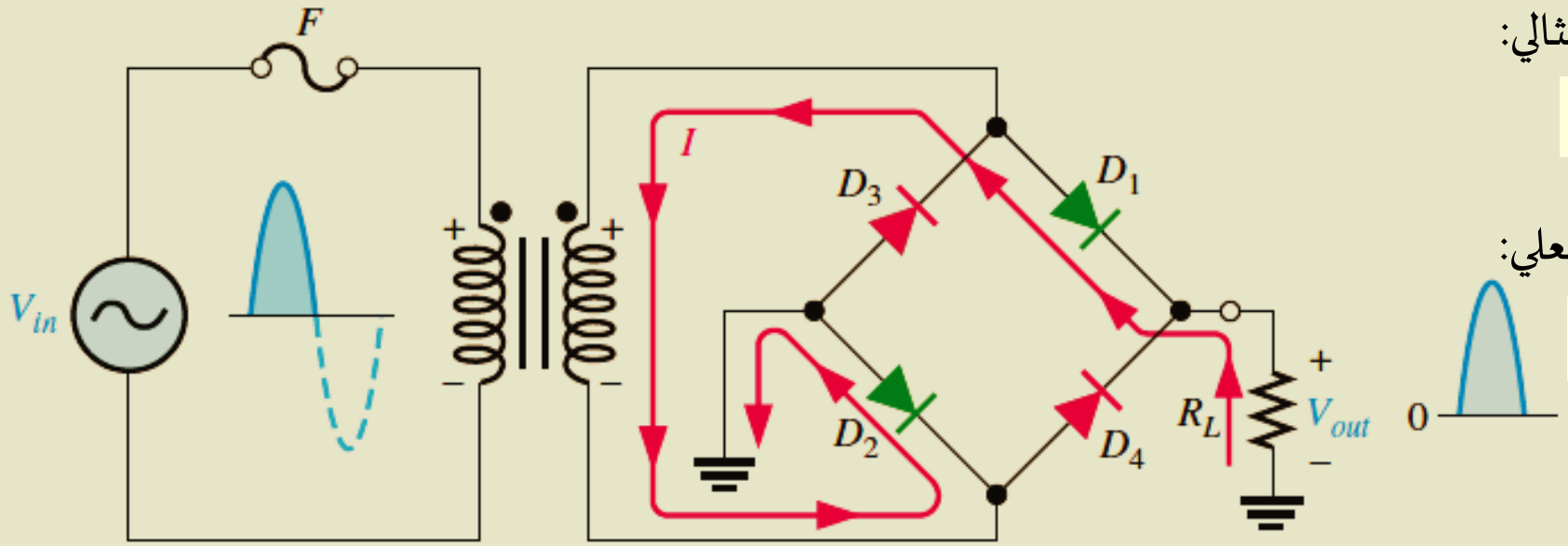
حالة نصف الدورة الموجب

جهد الخرج من أجل متصل ثنائي مثالي:

$$V_{p(out)} = V_{p(sec)}$$

جهد الخرج من أجل متصل ثنائي فعلي:

$$V_{p(out)} = V_{p(sec)} - 1.4\,\text{V}$$



(a) During the positive half-cycle of the input, D_1 and D_2 are forward-biased and conduct current. D_3 and D_4 are reverse-biased.

Bridge Full-Wave Rectifier Operation

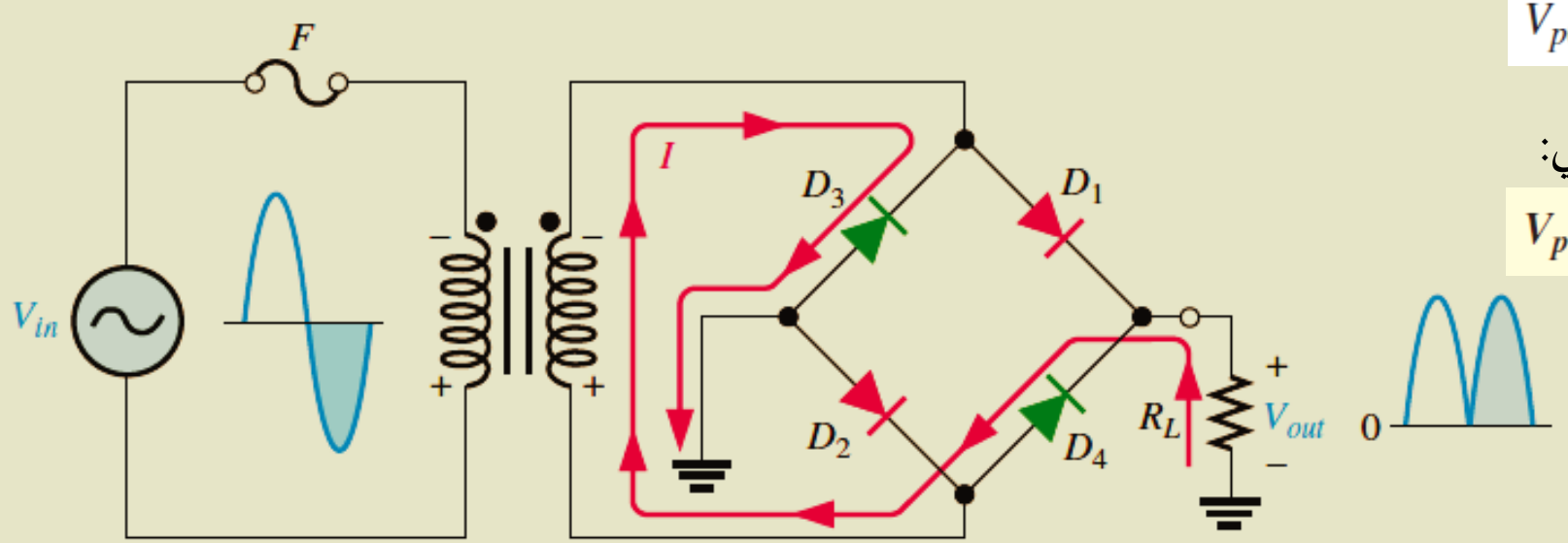
حالة نصف الدورة السالب

جهد الخرج من أجل متصل ثنائي مثالي:

$$V_{p(out)} = V_{p(sec)}$$

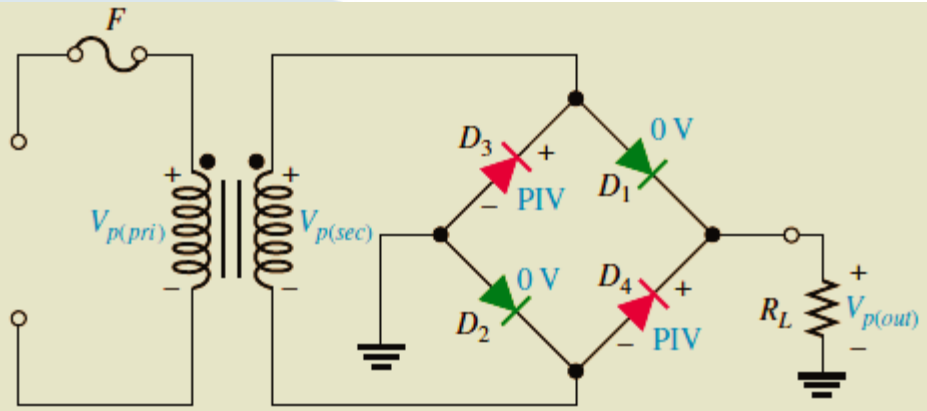
جهد الخرج من أجل متصل ثنائي فعلي:

$$V_{p(out)} = V_{p(sec)} - 1.4\,\text{V}$$



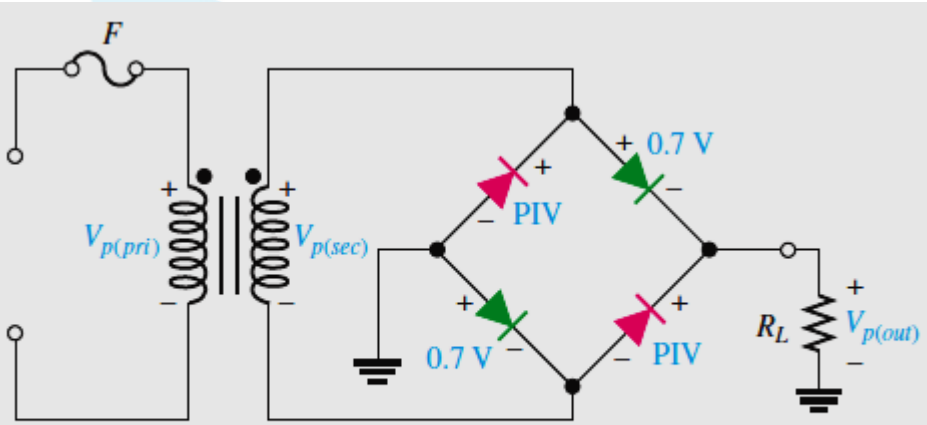
(b) During the negative half-cycle of the input, D_3 and D_4 are forward-biased and conduct current. D_1 and D_2 are reverse-biased.

حساب PIV



(a) For the ideal diode model (forward-biased diodes D_1 and D_2 are shown in green), PIV = $V_{p(out)}$.

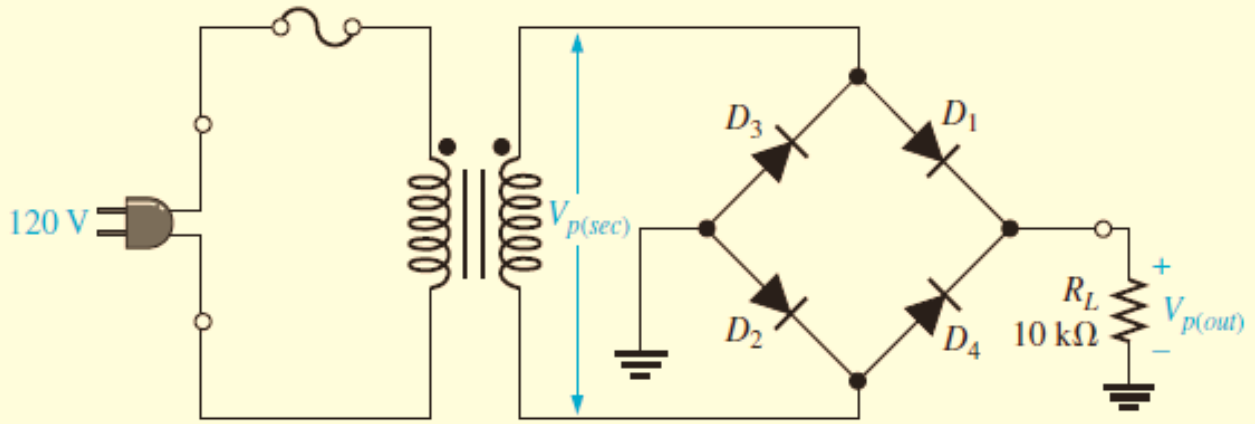
$$\text{PIV} = V_{p(out)}$$



(b) For the practical diode model (forward-biased diodes D_1 and D_2 are shown in green), PIV = $V_{p(out)}$ + 0.7 V.

$$\text{PIV} = V_{p(out)} + 0.7\ \text{V}$$

مثال



The peak output voltage (taking into account the two diode drops) is

$$V_{p(sec)} = 1.414V_{rms} = 1.414(12\text{ V}) \cong 17\text{ V}$$
$$V_{p(out)} = V_{p(sec)} - 1.4\text{ V} = 17\text{ V} - 1.4\text{ V} = \mathbf{15.6\text{ V}}$$

The PIV rating for each diode is

$$\text{PIV} = V_{p(out)} + 0.7\text{ V} = 15.6\text{ V} + 0.7\text{ V} = \mathbf{16.3\text{ V}}$$

حساب جهد الخرج المطبق على الحمل

حساب PIV

جهد الدخل يساوي 120 rms

جهد خرج المحول على الملف الثانوي 12 rms